

**МІНІСТЕРСТВО ОСВІТИ І НАУКИ,
МОЛОДІ ТА СПОРТУ УКРАЇНИ**

ХАРКІВСЬКИЙ НАЦІОНАЛЬНИЙ ЕКОНОМІЧНИЙ УНІВЕРСИТЕТ

**Робоча програма
навчальної дисципліни
"КОМП'ЮТЕРНА СХЕМОТЕХНІКА
ТА АРХІТЕКТУРА КОМП'ЮТЕРІВ"
для студентів напряму підготовки
6.050101 "Комп'ютерні науки"
всіх форм навчання**

Харків. Вид. ХНЕУ, 2013

Затверджено на засіданні кафедри інформаційних систем.
Протокол № 13 від 12.06.2012 р.

Укладачі: Приходько В. М.
Євсеєв С. П.

P58 Робоча програма навчальної дисципліни "Комп'ютерна схематехніка та архітектура комп'ютерів" для студентів напряму підготовки 6.050101 "Комп'ютерні науки" всіх форм навчання / укл. В. М. Приходько, С. П. Євсеєв. – Х. : Вид. ХНЕУ, 2013. – 60 с. (Укр. мов.)

Подано тематичний план навчальної дисципліни та її зміст за модулями й темами, плани лекцій і лабораторних занять, матеріал щодо закріплення знань, а саме: самостійну роботу, контрольні запитання, а також методичні рекомендації щодо оцінювання знань студентів.

Рекомендовано для студентів напряму підготовки 6.050101 "Комп'ютерні науки" всіх форм навчання.

Вступ

Сьогоднішні умови господарювання вимагають від фахівців з економічного управління всебічного використання новітніх інформаційних технологій. Широкі можливості комп'ютеризованих засобів у питаннях збору, обробки та видачі необхідної інформації здатні значно підвищити якість економічних розрахунків, зробити більш ефективним процес обґрунтування економічних рішень.

Але успішне використання потужного комп'ютеризованого засобу неможливе без чіткого уявлення особливостей функціонування всіх його складових частин, а це, в свою чергу, вимагає твердих знань фізичних процесів, що відбуваються на рівні схемотехнічного представлення структури елементів та вузлів комп'ютерів під час їхньої роботи.

Знання основ побудови комп'ютерної схемотехніки та архітектури комп'ютерів стає дедалі актуальнішим, оскільки тенденції розвитку комп'ютерної техніки свідчать про те, що з одного боку складність та функціональні можливості комп'ютерної техніки постійно і швидко зростають, а з другого боку, – спостерігається постійна тенденція до персоніфікації цієї складної техніки. Тобто завдання підтримки персонального комп'ютера в робочому стані, налагоджування його роботи та конфігурації, своєчасна модернізація, ремонт та обслуговування все далі стає проблемою не професіоналів-фахівців, а конкретного користувача цього персонального комп'ютера.

Сучасну комп'ютерну схемотехніку складають елементи та вузли, які за способами представлення та обробки сигналів діаметрально відрізняються один від одного. Так, до елементів аналогової електроніки відносяться ті електронні засоби, які призначені для перетворення і обробки інформації, що змінюється за законом безперервної функції, а до елементів цифрової електроніки відносяться ті засоби для перетворення і обробки інформації, яка змінюється за законом дискретної функції. Сучасні інформаційні технології повною мірою використовують як аналогові, так і цифрові схемотехнічні рішення для обробки сигналів.

Необхідність вивчення архітектури та функціонування електронних обчислювальних машин (ЕОМ) визначається появою нових архітектур ЕОМ, які потрібні для складання програм з розповсюджених мов програмування, а також розробкою та реалізацією спеціалізованих мов.

Метою навчальної дисципліни є засвоєння необхідних знань з основ теорії побудови та функціонування основних пристроїв, вузлів, базових

елементів та архітектури сучасної комп'ютерної техніки, що виконані на базі інтегральної технології, формування твердих практичних навичок щодо оцінки технічного стану комп'ютерної техніки, розрахунків параметрів аналогових та цифрових схем, аналізу умов функціонування та синтезу схем із заданими характеристиками, а також підготовка висококваліфікованих спеціалістів, які вміють раціонально вибирати та використовувати сучасні типи комп'ютерів в умовах автоматизованого проектування; аналізувати, розраховувати, синтезувати та проектувати цифрові електронні пристрої, які використовуються в комп'ютерних та мікропроцесорних системах.

Об'єктом вивчення дисципліни є типові схемотехнічні рішення, елементна база та архітектура сучасних комп'ютеризованих засобів обробки інформації. Предметом вивчення є принципи функціонування, вибору і практичної реалізації електронних та мікроелектронних вузлів, схем та елементів комп'ютерної схемотехніки та архітектури комп'ютерів а також методи їх розрахунку, аналізу, синтезу та організації взаємодії.

Необхідним елементом успішного засвоєння навчального матеріалу дисципліни є самостійна робота студентів з технічною літературою та з сучасними технічними засобами комп'ютеризованої обробки інформації. Дисципліна викладається у першому та другому семестрах, що дає можливість використовувати одержані знання, практичні навички при подальшому вивченні інших спеціальних дисциплін, при виконанні лабораторних завдань і т. ін.

Структура навчальної дисципліни "Комп'ютерна схемотехніка та архітектура комп'ютерів" наведена в табл. 1.

Таблиця 1

Структура навчальної дисципліни

Характеристика дисципліни: підготовка бакалаврів	Напрямок, спеціальність освітньо-кваліфікаційний рівень	Характеристика навчальної дисципліни
1	2	3
Кількість кредитів, відповідних до ECTS – 4, 5; у тому числі: змістовних модулів – 2; самостійна робота	Шифр та назва напрямку підготовки: 0501 "Комп'ютерні науки"	Обов'язкова. Рік підготовки: 2. Семестр: 3, 4

1	2	3
Кількість годин: усього – 162	Назва спеціалізації: "Інформаційні управляючі	Лекції: кількість годин – 34
за змістовними модулями: модуль 1 – 72 год.; модуль 2 – 90 год.	системи і технології", "Комп'ютерний еколого- економічний моніторинг"	Лабораторні заняття: кількість годин – 34. Консультації – 9. Самостійна робота: кількість годин – 85
Кількість тижнів викладання дисципліни: 34. Кількість го- дин на тиждень – 4	Освітньо-кваліфікаційний рі- вень: бакалавр	Вид контролю: залік

У процесі навчання студенти отримують необхідні знання під час проведення аудиторних занять: лекційних та лабораторних. Велике значення в процесі вивчення та закріплення знань має самостійна робота студентів. Усі ці види занять розроблені відповідно до кредитно-модульної системи організації навчального процесу.

1. Кваліфікаційні вимоги до студентів у галузі інформаційних управляючих систем і технологій

Начальна дисципліна "Комп'ютерна схемотехніка та архітектура комп'ютерів" є базовою для підготовки бакалаврів спеціалізацій "Інформаційні управляючі системи і технології" та "Комп'ютерний еколого-економічний моніторинг".

Необхідна навчальна база перед початком вивчення дисципліни: з метою найкращого засвоєння матеріалу студенти повинні до початку вивчення дисципліни засвоїти теоретичні знання та опанувати практичні вміння з таких дисциплін, як "Вища математика", "Дискретна математика", "Фізика" та "Основи електроніки та електротехніки", а також мати навички роботи з персональним комп'ютером.

У результаті вивчення цієї дисципліни студенти повинні **знати:**
фізичні принципи роботи електронних аналогових та цифрових елементів і вузлів, які складають основу побудови сучасної комп'ютерної техніки;
логічні основи цифрової техніки;
методи аналізу та розрахунку параметрів елементів схемотехніки комп'ютеризованих засобів;
методики аналізу умов функціонування цифрових та аналогових схем комп'ютерної техніки, а також порядок синтезу цифрових схем із заданими властивостями;

порядок оцінювання характеристик елементів та вузлів, виявлення та усунення несправностей в елементах та схемах комп'ютерної техніки;
основи комп'ютерної інженерії (комп'ютерну схемотехніку, архітектуру комп'ютерів, мікропроцесорні системи);

роль та місце комп'ютерної схемотехніки в задачах проектування комп'ютерних систем;

основні типи цифрових електронних пристроїв, їх роботу, параметри та характеристики, застосування;

методи застосування законів Булевої алгебри для аналізу та синтезу цифрових електронних пристроїв.

Студенти повинні набути таких компетентностей:

здатність оцінювати технічний стан комп'ютерної інженерії, характеристики елементів та вузлів, виявляти та усувати несправності, налагоджувати аналогові та цифрові схеми комп'ютерної техніки;

здатність створювати за допомогою засобів алгебри логіки математичні моделі складних вузлів цифрової схемотехніки;

здатність представляти логічні функції різними способами завдання та здійснювати їх мінімізацію;

здатність проводити аналіз умов функціонування цифрових схем комп'ютерної техніки, а також здійснювати синтез цифрових схем із заданими властивостями в різних системах базисних функцій;

здатність проводити розрахунки необхідних параметрів елементів комп'ютерної схемотехніки, використовувати в сумісній роботі базові логічні елементи різного типу логіки

здатність виконувати розрахунки та моделювання цифрових електронних схем ЕОМ;

здатність виконувати аналіз та синтез цифрових електронних пристроїв;

здатність використовувати сучасні цифрові електронні елементи та пристрої при проектуванні;

здатність розробляти специфікації комп'ютерного обладнання, засобів зв'язку та обслуговування;

тестувати й налагоджувати апаратно-програмні засоби і комплекси систем автоматизації та управління.

Робоча програма навчальної дисципліни розроблена відповідно до вимог галузевого стандарту вищої освіти МОНтаС України на базі освітньо-професійної програми підготовки бакалавра за напрямом підготовки "Комп'ютерні науки".

2. Тематичний план навчальної дисципліни

При вивченні навчальної дисципліни "Комп'ютерна схемотехніка та архітектура комп'ютерів" студент має ознайомитися з програмою дисципліни, з її структурою, формами та методами навчання, видами та методами контролю знань.

Тематичний план дисципліни "Комп'ютерна схемотехніка та архітектура комп'ютерів" складається з двох модулів, кожний з яких об'єднує відносно окремий самостійний блок дисципліни, який логічно пов'язує кілька навчальних елементів дисципліни за змістом та взаємозв'язками.

Навчальний процес здійснюється у таких формах: лекційні та лабораторні заняття, самостійна робота студента. Структура залікового кредиту дисципліни наведена у табл. 2.

Таблиця 2

Структура залікового кредиту навчальної дисципліни

Тема	Кількість годин			
	Лекції	Лабораторні заняття	Самостійна робота	Консультації
Змістовний модуль 1. Комп'ютерна схемотехніка				
1	2	3	4	5
Тема 1. Форми зображення інформації	2		3	
Тема 2. Логічні основи побудови елементів	2		3	1
Тема 3. Схемотехніка комбінаційних вузлів	2	4	3	
Тема 4. Схемотехніка цифрових елементів	2	2	4	1
Тема 5. Схемотехніка цифрових вузлів	2	4	4	
Тема 6. Інтегровані системи елементів	2	2	4	1
Тема 7. Схемотехніка аналогових вузлів	2	2	4	
Тема 8. Схемотехніка обслуговуючих елементів	2	2	4	1
Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів	1	1	5	
Разом годин за змістовним модулем	17	17	34	4

Змістовний модуль 2. Архітектура комп'ютерів				
1	2	3	4	5
Тема 10. Цифрові комп'ютери	2	2	6	1
Тема 11. Запам'ятовуючі пристрої	2	4	5	
Тема 12. Процесори	2	2	10	1
Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи	4	2	10	
Тема 14. Універсальні мікропроцесори	2	2	5	1
Тема 15. Схеми підтримки МП на системних платах	2	2	5	
Тема 16. Структури мікропроцесорних систем	2	2	5	1
Тема 17. RISC-процесори	1	1	5	1
Разом годин за змістовним модулем	17	17	51	5
Всього годин	34	34	85	9

3. Зміст навчальної дисципліни за модулями та темами

Змістовний модуль 1. Комп'ютерна схемотехніка

Тема 1. Форми зображення інформації

1.1. Характеристики електричних сигналів

Поняття про комп'ютерну схемотехніку. Історія розвитку комп'ютерної схемотехніки. Класифікація комп'ютерних елементів. Основи теорії сигналів. Характеристики та параметри імпульсного сигналу. Форми імпульсних сигналів. Способи електричного відображення двійкових цифр і чисел. Імпульсний та потенціальний коди.

1.2. Логічні основи комп'ютерної схемотехніки

Поняття про цифровий автомат та логічну функцію. Набори логічної функції (одиничні, нульові, невизначені). Цифрові пристрої комбінаційного типу (без пам'яті), та цифрові пристрої з пам'яттю. Логічні функції та способи їх завдання. Одноходові та двоходові таблиці відповідності. Область визначення логічної функції.

Тема 2. Логічні основи побудови елементів

2.1. Логічні елементи

Елементарні логічні функції та відповідні їм логічні елементи. Принципи суперпозиції та функціональна повнота системи логічних функцій. Логічні функції Шеффера (штрих Шеффера) та Пірса (стрілка Пірса).

2.2. Математичні основи комп'ютерної схемотехніки

Аксиоми алгебри логіки. Правило де Моргана. Перетворення логічних функцій. Поняття про функціональну повноту логічних функцій. Представлення логічних функцій за допомогою аналітичних виразів. Диз'юнктивна нормальна форма (ДНФ) та кон'юнктивна нормальна форма (КНФ) логічної функції. Поняття про досконалу ДНФ (ДДНФ) та досконалу КНФ (ДКНФ). Представлення логічних функцій в ДДНФ та ДКНФ. Порядок перетворення логічних функцій з ДНФ до ДДНФ та з КНФ до ДКНФ.

2.3. Мінімізація логічних функцій за допомогою карт Карно та діаграм Вейча

Поняття про мінімізацію логічних функцій. Структура карти Карно та діаграми Вейча для логічних функцій трьох, чотирьох та п'яти змінних. Правила проведення контурів на карті Карно і діаграмі Вейча та відповідний запис їх аналітичним виразом. Особливості мінімізації неповністю визначеної логічної функції. Мінімізація логічних функцій представлених в ДНФ та КНФ. Алгоритм мінімізації логічних функцій за допомогою карт Карно та діаграм Вейча.

2.4. Алгебра логіки при аналізі та синтезі логічних функцій

Зміст завдань аналізу умов функціонування цифрових пристроїв. Алгоритм аналізу комбінаційних цифрових пристроїв. Оцінка складності та швидкодії комбінаційних цифрових пристроїв. Характеристика перехідних процесів у цифрових пристроях. Основні завдання та послідовність синтезу цифрових пристроїв без пам'яті. Синтез комбінаційних цифрових пристроїв за допомогою різних функціональних базисів, а саме; І, ЧІ, НІ; штрих Шеффера (І-НІ); стрілки Пірса (ЧІ-НІ). Синтез комбінаційних цифрових пристроїв в умовах обмежень за кількістю входів та спроможності навантаження логічних елементів.

Тема 3. Схемотехніка комбінаційних вузлів

3.1. Дешифратори та шифратори

Загальна характеристика типових комбінаційних пристроїв без пам'яті. Призначення, класифікація, умовне графічне позначення дешифраторів та шифраторів. Таблиця істинності дешифраторів та шифраторів. Принципи побудови та функціонування дешифраторів та шифраторів. Одноступеневі (прямокутні) і багатоступеневі (пірамідальні) дешифратори та шифратори. Синтез дешифраторів та шифраторів на основі інтегра-

льних мікросхем малого ступеня інтеграції. Синтез логічних функцій на основі дешифраторів. Дешифратори та шифратори в інтегральному виконанні.

3.2. Мультиплектори та демюльтиплектори

Призначення, класифікація, умовне графічне позначення мультиплекторів та демюльтиплекторів. Таблиця істинності мультиплектора та демюльтиплектора. Принципи побудови та функціонування мультиплекторів та демюльтиплекторів. Область використання мультиплекторів та демюльтиплекторів. Мультиплектори як універсальний елемент. Мультиплектори та демюльтиплектори в інтегральному виконанні.

3.3. Комбінаційні суматори та кодоперетворювачі

Умови функціонування однорозрядного суматора та напівсуматора. Таблиця істинності однорозрядного суматора та напівсуматора. Методика побудова багаторозрядних суматорів. Кодоперетворювачі – призначення, класифікація, умовне графічне позначення. Принцип побудови та функціонування кодоперетворювачів. Кодоперетворювачі в інтегральному виконанні.

3.4. Програмовані логічні матриці (ПЛМ)

Загальна характеристика програмованих типів цифрових пристроїв. Призначення, класифікація, умовне графічне позначення ПЛМ. Розширення можливостей ПЛМ за числом входів, виходів та термів. Синтез комбінаційних пристроїв на ПЛМ.

Тема 4. Схемотехніка цифрових елементів

4.1. Поняття про цифрові елементи з пам'яттю

Загальна характеристика цифрових елементів з пам'яттю. Класифікація тригерів та умовне графічне позначення тригерів. Тригерна комірка. Тригерна система. Характеристика входів тригерної системи. Асинхронні та синхронні тригери. Способи управління тригерами. Асинхронні та синхронні RS-тригери. RS-тригери з інверсними входами. RS-тригери за схемою "M – S".

4.2. Одноходові тригери

D та DV-тригери. Таблиця станів та характеристичні рівняння D та DV-тригерів. T та TV тригери. Таблиця станів та характеристичні рівняння T та TV тригерів. T- тригер – як дільник частоти. Синхронний та асинхронний TV тригер. Несиметричні тригери.

4.3. Універсальні тригери

JK-тригер. Таблиця станів та характеристичне рівняння JK-тригера. JK-тригер в інтегральному виконанні. Організація D-тригера на базі JK-тригера. Перетворення JK-тригера до синхронного та асинхронного T-тригера. Організація синхронного та асинхронного TV тригера за допомогою JK-тригера.

4.4. Синтез тригерів із заданими умовами функціонування

Формалізація умов функціонування тригера за допомогою таблиці станів тригера. Побудова графу переходів тригера. Представлення умов функціонування тригера за допомогою узагальненої таблиці переходів. Отримання функцій збудження тригера з врахуванням функцій збудження базового тригера. Мінімізація функцій збудження та реалізація цих функцій в заданому функціональному базисі. Побудова функціональної схеми тригера з заданими умовами функціонування та оцінка його характеристик.

Тема 5. Схемотехніка цифрових вузлів

5.1. Регістри

Загальна характеристика цифрових пристроїв з пам'яттю. Регістри. Загальна характеристика та класифікація регістрів. Принципи побудови та функціонування регістрів. Способи запису інформації в регістри в паралельному та послідовному кодах. Організація запису паралельної інформації в регістр з попереднім обнулінням (в однофазному коді) та без попереднього обнуління (в парафазному коді).

5.2. Регістри зсуву

Організація зсуву інформації вправо або вліво в регістрах. Реверсивні регістри. Регістри в інтегральному виконанні. Виконання порозрядних логічних операцій на регістрах. Способи нарощування розрядності регістрів.

5.3. Лічильники імпульсів

Двійкові лічильники. Загальна характеристика та класифікація лічильників. Принципи побудови та функціонування двійкових лічильників. Способи побудови міжрозрядних ланцюгів у лічильниках. Лічильники з послідовним переносом. Лічильники з паралельним переносом. Лічильники що додають, лічильники що віднімають.

5.4. Ділільники частоти імпульсів

Лічильники із заданим коефіцієнтом рахування. Лічильники в інтегральному виконанні. Організація ділення частоти імпульсів за допомогою

двійкових лічильників. Двійково-десятковий лічильник. Способи нарощування розрядності лічильників.

Тема 6. Інтегровані системи елементів

6.1. Базовий логічний елемент транзисторно-транзисторної логіки (ТТЛ)

Параметри та характеристики інтегральних мікросхем. Маркування інтегральних мікросхем Електрична схема та характеристика ТТЛ елемента з простим інвертором. Електрична схема та характеристика ТТЛ елемента з складним інвертором. Призначення елементів та принцип функціонування ТТЛ елемента з складним інвертором. Використання елементів ТТЛ при побудові різних схем. Схеми з трьома станами та їх використання в каналах зв'язку комп'ютерів.

6.2. Базовий логічний елемент емітерно-зв'язної та інжекційної логіки

Електрична схема, призначення елементів та принцип функціонування базового логічного елемента емітерно-зв'язної логіки. Електрична схема, призначення елементів та принцип функціонування базового логічного елемента інжекційної логіки.

6.3. Базовий логічний елемент на основі польових транзисторів структури метал-діелектрик-провідник (МДП-транзистори)

Основні характеристики мікросхем КМДП структури. Логічні елементи КМДП. Електрична схема, призначення елементів та принцип функціонування базового логічного елемента КМДП логіки. Порівняльна характеристика базових логічних елементів різного типу логіки.

6.4. Програмовані логічні інтегральні схеми (ПЛІС)

Загальні відомості про ПЛІС. Класифікація ПЛІС. ПЛІС типу CPLD (*Complex Programmable Logic Devices*). ПЛІС типу FPGA (*Field Programmable Gate Array*). ПЛІС типу SOC (*System-on-Chip*). Проектування цифрових пристроїв на ПЛІС. Мови опису.

Тема 7. Схемотехніка аналогових вузлів

7.1. Перетворення аналогових сигналів на операційному підсилювачі

Основні параметри операційного підсилювача. Універсальні властивості операційного підсилювача. Підсилювач, що інвертує та неінвертує.

Підсилювач з диференціальним входом. Інвертуючий суматор. Неінвертуючий суматор. Інтегратор. Диференціатор. Логарифмічний та антилогіарифмічний (експоненціальний) підсилювач. Аналоговий компаратор.

7.2. Перетворення аналогових сигналів в цифрові

Поняття про аналого-цифрове перетворення та цифро-аналогове перетворення. Характеристики аналого-цифрового та цифро-аналогового перетворення. Похибки перетворення.

7.3. Цифро-аналогові перетворювачі

Цифро-аналоговий перетворювач із додаванням струмів, принцип побудови, функціональна схема, переваги та недоліки. Цифро-аналоговий перетворювач на основі матриці резисторів $R - 2R$, принцип побудови, структурна схема.

7.4. Аналого-цифрові перетворювачі (АЦП)

АЦП послідовного рахування. Структурна схема циклічного АЦП послідовного рахування та часові діаграми вхідної напруги компаратора АЦП послідовного рахування. Структурна схема нециклічного АЦП та порядок його роботи. Принцип функціонування, структурна схема та часові діаграми роботи АЦП порозрядного кодування. Структурна схема та принцип функціонування АЦП паралельного перетворення. АЦП з подвійним інтегруванням. Області використання аналого-цифрових перетворювачів різних типів.

Тема 8. Схемотехніка обслуговуючих елементів

8.1. Генератори

Загальна характеристика генераторів. Генератори імпульсних сигналів. Автоколивальний мультивібратор на логічних елементах. Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи автоколивального мультивібратора. Швидкодіючий автогенератор на логічних елементах. Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи швидкодіючого автогенератора. Загальмований (очікуючий) мультивібратор на логічних елементах. Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи загальмованого мультивібратора.

8.2. Мультивібратор на операційному підсилювачі

Принцип функціонування, призначення елементів, порядок розрахунку параметрів схеми та часові діаграми роботи мультивібратора на операційному підсилювачі. Схеми генераторів на операційному підсилювачі із змінними коефіцієнтами передачі ланцюга від'ємного зворотного зв'язку та позитивного зворотного зв'язку. Принцип функціонування, призначення елементів схеми та часові діаграми роботи мультивібраторів на операційному підсилювачі із змінними коефіцієнтами передач ланцюгів зворотного зв'язку. Одновібратори в інтегральному виконанні.

8.3. Генератор напруги, що лінійно змінюється

Принцип формування напруги, що лінійно змінюється (пилкоподібної напруги). Параметри генераторів напруги, що лінійно змінюється. Генератор напруги, що лінійно змінюється на біполярному транзисторі. Генератор напруги, що лінійно змінюється з струмостабілізуючим транзистором. Генератор напруги, що лінійно змінюється на операційному підсилювачі. Переваги та недоліки різних схем формування напруги що лінійно змінюється.

8.4. Схеми формування та затримки імпульсних сигналів

Формування короткочасових імпульсів. Багатофункціональні елементи цифрових структур – умовне графічне зображення, принцип дії, електрична схема та часові діаграми роботи. Формування імпульсів за допомогою логічних елементів. Виділення одиночного імпульсу з послідовності імпульсів. Організація затримки імпульсних сигналів.

Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів

9.1. Джерела живлення

Класифікація, склад і основні параметри джерел вторинного електроживлення. Структурна схема джерела вторинного електроживлення, принцип роботи та призначення елементів. Імпульсні джерела живлення. Джерела безперебійного живлення типу "off-line", "line-interactive", "on-line" – переваги та недоліки.

9.2. Комбінаторні вузли

Організація виконання арифметичних операцій. Арифметико-логічний пристрій. Умовне графічне позначення, призначення входів та виходів арифметико-логічного пристрою. Функціональна залежність виходів арифметико-логічного пристрою від станів входів. Нарощування розрядності арифметико-логічного пристрою. Організація прискореного переносу при використанні арифметико-логічного пристрою.

9.3. Таймер

Призначення та принцип функціонування інтервального таймеру. Однотактні та багатотактні таймери – структурні схеми, призначення елементів та принцип роботи. Інтегральний таймер.

9.4. Перспективи розвитку комп'ютерної схемотехніки

Перспективи підвищення швидкодії та зменшення енергії, що споживається елементами комп'ютерної схемотехніки. Оптоелектронна та квантооптична комп'ютерна схемотехніка.

Змістовий модуль 2. Архітектура комп'ютерів

Тема 10. Цифрові комп'ютери

10.1. Мікропроцесор та його архітектура. Основні поняття і характеристики архітектури мікропроцесорів.

10.2. Структура мікропроцесорної системи. Прямий доступ до пам'яті. Призначення і функції чіпсету в мікропроцесорній системі. Принципи побудови схемного і мікропрограмного засобів управління. Схеми реалізації датчика сигналу, який входить до складу засобу управління.

10.3. Мікропрограма для управління арифметико-логічним засобом. Особливості реалізації арифметико-логічного обладнання комп'ютера.

Тема 11. Запам'ятовуючі пристрої

11.1. Основні характеристики запам'ятовувальних пристроїв (ЗП), їх класифікація, ієрархічна побудова запам'ятовувальних пристроїв сучасних ЕОМ, побудова ЗП заданої організації на БІС ЗП різного типу.

11.2. Розглядаються питання, пов'язані з розподілом пам'яті, організацією віртуальної пам'яті на основі сторінкового розподілу, а також сегментно-сторінкова вистава пам'яті в персональній ЕОМ і методи скорочення часу адресного перетворення.

11.3. Скорочення втрат часу при використанні сегментно-сторінкової організації пам'яті в персональній ЕОМ.

11.4. Захист пам'яті в мультипрограмних ЕОМ.

Тема 12. Процесори

12.1. Взаємодія основних вузлів і обладнань персонального комп'ютера при автоматичним виконанні команди. Архітектура 32-розрядного мікропроцесора.

12.2. Режими адресації 16-розрядного мікропроцесора Intel-8086 і їх зв'язок з форматами команд, а також формати й особливості реалізації команд переходів.

12.3. Розглядаються практичні питання, пов'язані з машинною виставою команд різних форматів і з різними режимами адресації операцій, з дизасемблюванням команд, з оцінкою впливу структури програми на час її виконання.

Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи

13.1. Суперкомп'ютери, основні поняття та характеристики. Високопродуктивні багатоядерні процесори для вбудованих додатків. Графічний процесор G80. Прийоми і технології програмування багатоядерних процесорів.

13.2. Паралельні структури обчислювальних систем. Трансп'ютерні технології й способи міжпроцесорного обміну даними. Основна ідея застосування мікропроцесорної ВР як зовнішнього обладнання персонального комп'ютера або робочої станції. Об'єднання обчислювального ресурсу багатопроцесорної системи в єдине вирішальне поле для його оптимізованого спільного використання. Класифікація способів розпаралелювання.

13.4. Паралельна обробка стека та статичне розпаралелювання в обчислювальному полі.

13.5. Розпаралелювання в обчислювальних системах на рівні виконуючих пристроїв. Апаратна підтримка мови користувача – основна концепція мультипроцесорних систем.

Тема 14. Універсальні мікропроцесори

14.1. Регістрова структура універсального мікропроцесора.

14.2. Структура і особливості архітектури мікропроцесора Pentium 4. Основні напрями розвитку MMX-технології.

14.3. Основні напрями розвитку архітектури універсальних мікропроцесорів. Архітектура мікропроцесора Itanium.

Тема 15. Схеми підтримки МП на системних платах

15.1. Системна архітектура POWER, особливості і характеристики ядра POWER5, однопотоковий та багатопотоковий режимів його роботи.

15.2. Основні концепції технології віртуалізації (POWER), розгляд фізичних і логічних розділів POWER, механізмів їх використання, огляд

технології мікророзділів, компоненти POWER Hypervisor, його функції, огляд Virtual I/O сервера, архітектури VSCSI сервера й клієнта, віртуальних обладнань, а також таких технологій, як Virtual LAN, Virtual Ethernet і Shared Ethernet Adapter.

15.3. Технології IBM Capacity on Demand, розгляд програм Reserve Capacity on Demand, On/Off Capacity on Demand, Trial Capacity on Demand, а також механізмів рішення з відновлення після катастрофи pSeries Capacity BackUp.

Тема 16. Структури мікропроцесорних систем

16.1. Компоненти і функції архітектури HACMP. Фізичні та логічні компоненти HACMP. Компоненти топології кластера. Компоненти високої надійності в AIX. Основні функції HACMP. Типові конфігурації кластерів.

16.2. Дискова і мережева підсистеми архітектури HACMP. Частковий і розділяємо дисковий простір. Діагностування збоїв.

16.3. Архітектура ОС AIX, файлова й інші підсистеми. Програмне забезпечення ОС AIX. Оптимізація й зменшення витрат на ІТ-Ресурси підприємства за рахунок розв'язань на базі pSeries/AIX.

Тема 17. RISC-процесори

17. 1. Мікропроцесори з RISC-архітектурою. Конвеєрний принцип обробки інформації.

17.2. Багато процесорні та багатомашинні обчислювальні системи. Система, яка побудована за технологією NUMA. Системи обчислень з масовим паралелізмом (MPP). Трансп'ютери.

17.3. Процесори цифрової обробки сигналів. Сигнальні мікропроцесори. Універсальні мікропроцесори з EPIC-архітектурою.

4. Плани лекцій

Змістовний модуль 1. Комп'ютерна схемотехніка

Лекція 1. Форми зображення інформації

1.1. Характеристики електричних сигналів.

1.2. Логічні основи комп'ютерної схемотехніки.

Література: основна [1; 7 – 9]; додаткова [15].

Лекція 2. Логічні основи побудови елементів

2.1. Логічні основи комп'ютерної схемотехніки.

2.2. Математичні основи комп'ютерної схемотехніки.

2.3. Мінімізація логічних функцій за допомогою карт Карно та діаграм Вейча.

2.4. Алгебра логіки при аналізі та синтезі логічних функцій.

Література: основна [1; 7 – 9]; додаткова [15; 2].

Лекція 3. Схемотехніка комбінаційних вузлів

3.1. Дешифратори та шифратори.

3.2. Мультиплектори та демюльтиплектори.

3.3. Комбінаційні суматори та кодоперетворювачі.

3.4. Програмовані логічні матриці (ПЛМ).

Література: основна [1; 7 – 9]; додаткова [12; 2].

Лекція 4. Схемотехніка цифрових елементів

4.1. Поняття про цифрові елементи з пам'яттю.

4.2. Одновходові тригери.

4.3. Універсальні тригери.

4.4. Синтез тригерів із заданими умовами функціонування.

Література: основна [1; 7 – 9]; додаткова [11; 15].

Лекція 5. Схемотехніка цифрових вузлів

5.1. Регістри.

5.2. Регістри зсуву.

5.3. Лічильники імпульсів.

5.4. Ділильники частоти імпульсів.

Література: основна [1; 7 – 9]; додаткова [11; 15].

Лекція 6. Інтегровані системи елементів

6.1. Базовий логічний елемент транзисторно-транзисторної логіки (ТТЛ).

6.2. Базовий логічний елемент емітерно-зв'язної та інжекційної логіки.

6.3. Базовий логічний елемент на основі польових транзисторів структури метал-діелектрик-провідник (МДП-транзистори).

6.4. Програмовані логічні інтегральні схеми.

Література: основна [1; 7 – 9]; додаткова [12; 21].

Лекція 7. Схемотехніка аналогових вузлів

- 7.1. Аналогові інтегровані схеми.
 - 7.2. Перетворення аналогових сигналів на операційному підсилювачі.
 - 7.3. Перетворення аналогових сигналів у цифрові.
 - 7.4. Цифро-аналогові перетворювачі.
 - 7.5. Аналого-цифрові перетворювачі (АЦП).
 - 7.6. АЦП порозрядного кодування та АЦП паралельного перетворення.
- Література:** основна [1; 7 – 9]; додаткова [13; 17; 21].

Лекція 8. Схемотехніка обслуговуючих елементів

- 8.1. Генератори.
 - 8.2. Мультивібратор на операційному підсилювачі.
 - 8.3. Генератор напруги що лінійно змінюється.
 - 8.4. Схеми формування та затримки імпульсних сигналів.
- Література:** основна [1; 7 – 9]; додаткова [12; 15; 21].

Лекція 9. Джерела живлення. Схемотехніка комбінаторних вузлів

- 9.1. Джерела живлення.
 - 9.2. Комбінаторні вузли.
 - 9.3. Таймер.
 - 9.4. Перспективи розвитку комп'ютерної схемотехніки.
- Література:** основна [1; 7 – 9]; додаткова [12; 21; 26].

Змістовний модуль 2. Архітектура комп'ютерів

Лекція 10. Цифрові комп'ютери

- 10.1. Мікропроцесор та його архітектура. Основні поняття і характеристики архітектури мікропроцесорів.
 - 10.2. Структура мікропроцесорної системи.
 - 10.3. Мікропрограма для управління арифметико-логічним засобом. Особливості реалізації арифметико-логічного обладнання комп'ютера.
- Література:** основна [2 – 6; 10]; додаткова [14; 22].

Лекція 11. Запам'ятовуючі пристрої

- 11.1. Основні характеристики запам'ятовувальних пристроїв.
 - 11.2. Організація віртуальної пам'яті.
 - 11.3. Скорочення втрат часу при використанні сегментно-сторінкової організації пам'яті в персональній ЕОМ.
 - 11.4. Захист пам'яті в мультипрограмних ЕОМ.
- Література:** основна [2 – 6; 10]; додаткова [14; 22].

Лекція 12. Процесори

12.1. Взаємодія основних вузлів і обладнань персонального комп'ютера при автоматичнім виконанні команди. Архітектура 32-розрядного мікро-процесора.

12.2. Режими адресації 16-розрядного мікропроцесора Intel-8086 і їх зв'язок з форматами команд.

12.3. Машинна виставна команд різних форматів і з різними режимами адресації операндів.

Література: основна [2 – 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Лекція 13. Суперкомп'ютери

13.1. Суперкомп'ютери, основні поняття та характеристики. Високопродуктивні багатоядерні процесори для вбудованих додатків.

13.2. Графічний процесор G80.

13.3. Прийоми і технології програмування багатоядерних процесорів.

Література: основна [2 – 6; 10]; додаткова [10] ресурси мережі Інтернет [28].

Лекція 14. Паралельні обчислювальні системи

14.1. Паралельні структури обчислювальних систем. Трансп'ютерні технології й способи міжпроцесорного обміну даними. Класифікація способів розпаралелювання.

14.2. Паралельна обробка стека та статичне розпаралелювання в обчислювальному полі.

14.3. Розпаралелювання в обчислювальних системах на рівні виконуючих пристроїв.

Література: основна [2 – 6;10]; додаткова [19]; ресурси мережі Інтернет [28].

Лекція 15. Універсальні мікропроцесори

15.1. Регістрова структура універсального мікропроцесора.

15.2. Структура и особливості архітектури мікропроцесора Pentium 4. Основні напрями розвитку MMX-технології.

15.3. Основні напрями розвитку архітектури універсальних мікропроцесорів. Архітектура мікропроцесора Itanium.

Література: основна [2 – 6;10]; додаткова [19]; ресурси мережі Інтернет [28].

Лекція 16. Схеми підтримки МП на системних платах

16.1. Системна архітектура POWER.

16.2. Основні концепції технології віртуалізації (POWER).

16.3. Технології IBM Capacity on Demand, розгляд програм Reserve Capacity on Demand, On/Off Capacity on Demand, Trial Capacity on Demand.

Література: основна [2 – 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Лекція 17. Структури мікропроцесорних систем

17.1. Компоненти і функції архітектури HACMP. Типові конфігурації кластерів.

17.2. Дискова і мережева підсистеми архітектури HACMP. Часткове і розділяємо дискове пространство. Діагностування збоїв.

17.3. Архітектура ОС AIX, файлова й інші підсистеми.

Література: основна [2 – 6; 10]; додаткова [14; 22].

Лекція 18. RISC-процесори

18. 1. Мікропроцесори з RISC-архітектурою. Конвеєрний принцип обробки інформації.

18.2. Багатопроцесорні та багатомашинні обчислювальні системи. Система, яка побудована за технологією NUMA. Системи обчислень з масовим паралелізмом (MPP). Трансп'ютери.

18.3. Процесори цифрової обробки сигналів. Сигнальні мікропроцесори. Універсальні мікропроцесори з EPIC-архітектурою.

Література: основна [2 – 6; 10]; додаткова [14; 22].

5. Плани лабораторних занять

Лабораторне заняття – це організаційна форма навчального заняття, при якому студенти під керівництвом викладача особисто проводять натурні або імітаційні експерименти чи досліди з метою практичного підтвердження окремих теоретичних положень навчальної дисципліни, набувають практичних навичок у роботі з обчислювальною технікою, оволодівають методикою експериментальних досліджень у конкретній предметній області.

Лабораторні заняття з навчальної дисципліни проводяться у спеціально обладнаному навчальному класі з використанням комп'ютерного устаткування, пристосованого до навчального процесу.

З метою підвищення якості навчального процесу під час проведення лабораторного заняття призначається ще один викладач і навчальна група ділиться на дві підгрупи. Кожний студент працює самостійно, виконуючи індивідуальне завдання для лабораторного дослідження.

За результатами виконаної на занятті лабораторної роботи студенти оформлюють індивідуальні звіти з її виконання та захищають ці звіти перед викладачем. Результати виконання лабораторних досліджень оцінюються викладачем.

У межах навчальної дисципліни з метою більш глибокого засвоєння студентами особливостей фізичних процесів, що відбуваються під час функціонування типових елементів та вузлів аналогової та цифрової комп'ютерної схемотехніки, лабораторні заняття рекомендується проводити за кожною з тем, що розглядаються на лекціях. Тематика проведення лабораторних занять наведена у табл. 3

Таблиця 3

Перелік тем лабораторних занять

Назва теми	Назва лабораторного заняття та питання, що опрацьовуються	Кількість годин	Література
1	2	3	4
Змістовий модуль 1. Комп'ютерна схемотехніка			
Тема 1. Форми зображення інформації	Аналіз та синтез комбінаційних цифрових пристроїв	4	Основна [1; 7 – 9]; додаткова [2; 21]
Тема 2. Логічні основи побудови елементів			
Тема 3. Схемотехніка комбінаційних вузлів			
Тема 4. Схемотехніка цифрових елементів	Синтез асинхронних тригерів	2	Основна [1; 7 – 9]; додаткова [11; 15]
Тема 5. Схемотехніка цифрових вузлів	Дослідження регістрів	2	Основна [1; 7 – 9]; додаткова [12; 21]
	Дослідження лічильників	2	
Тема 6. Інтегровані системи елементів	Розрахунок характеристик інтегрованих систем елементів	2	Основна [1; 7 – 9]; додаткова [12; 21]
Тема 7. Схемотехніка аналогових вузлів	Дослідження схем на операційному підсилювачі	2	Основна [1; 7 – 9]; додаткова [13; 17; 21]

Продовження табл. 3

1	2	3	4
Тема 8. Схемотехніка обслуговуючих елементів	Дослідження генераторів імпульсів	2	Основна [1; 7 – 9]; додаткова [12; 15; 21]
Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів	Дослідження комбінаторних вузлів	1	Основна [1; 7 – 9]; додаткова [11; 12; 21; 26]
Змістовий модуль 2. Архітектура комп'ютерів			
Тема 10. Цифрові комп'ютери	Програмні засоби дослідження програмно-апаратної конфігурації сучасного ПК. Програмні засоби дослідження продуктивності компонентів обчислювальної системи	2	Основна [2]; додаткова [14; 22]; ресурси мережі Інтернет [29]
Тема 11. Запам'ятовуючі пристрої	Вивчення характеристик сучасних процесорів	4	Основна [3; 6; 5; 10]; додаткова [12; 21]
Тема 12. Процесори	Вивчення характеристик системної пам'яті і підсистеми кеш сучасних ПК. Основні характеристики материнської плати	2	Основна [2]; додаткова [14; 22]; ресурси мережі Інтернет [29]
Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи	Дослідження показників продуктивності накопичувачів на жорстких дисках	2	Основна [2]; додаткова [14; 22];
Тема 14. Універсальні мікропроцесори	Вивчення характеристик сучасних накопичувачів CD/DVD-ROM	2	Основна [3; 6; 5; 10]; додаткова [14; 22]; ресурси мережі Інтернет [29]
Тема 15. Схеми підтримки МП на системних платах	Засоби налаштування сучасних моніторів	2	Основна [3; 5]; додаткова [14; 22]; ресурси мережі Інтернет [29]
Тема 16. Структури мікропроцесорних систем	Дослідження показників продуктивності графічних підсистем сучасного ПК	2	Основна [2; 3; 5]; додаткова [14; 22]; ресурси мережі Інтернет [29]
Тема 17. RISC-процесори	Програмні засоби та продуктивність обчислювальних мереж	1	Основна [2]; додаткова [14; 22]; ресурси мережі Інтернет [29]

6. Самостійна робота студентів

Необхідним елементом успішного засвоєння навчального матеріалу дисципліни є самостійна робота студентів з вітчизняною та закордонною спеціальною технічною літературою, стандартами з комп'ютерній схемотехніки та архітектурі комп'ютерів. Самостійна робота студента є основним засобом оволодіння навчальним матеріалом у час, вільний від обов'язкових навчальних занять.

Навчальний час, відведений для самостійної роботи студента, регламентується робочим навчальним планом і повинен становити не менше 1/3 та не більше 2/3 загального обсягу навчального часу студента, відведеного для вивчення конкретної дисципліни.

Зміст самостійної роботи студента над конкретною дисципліною визначається навчальною програмою дисципліни, методичними матеріалами, завданнями та вказівками викладача.

Самостійна робота студента забезпечується системою навчально-методичних засобів, передбачених для вивчення конкретної навчальної дисципліни: підручник, навчальні та методичні посібники, конспект лекцій викладача, практикум тощо.

Методичні матеріали для самостійної роботи студентів повинні передбачати можливість проведення самоконтролю з боку студента.

Для самостійної роботи студенту також рекомендується відповідна наукова та фахова монографічна і періодична література.

Самостійна робота студента над засвоєнням навчального матеріалу з конкретної дисципліни може виконуватися у бібліотеці вищого навчального закладу, навчальних кабінетах, комп'ютерних класах (лабораторіях), а також в домашніх умовах.

У необхідних випадках ця робота проводиться відповідно до заздалегідь складеного графіка, що гарантує можливість індивідуального доступу студента до потрібних дидактичних засобів. Графік доводиться до відома студентів на початку поточного семестру.

При організації самостійної роботи студентів з використанням складного обладнання чи устаткування, складних систем доступу до інформації (наприклад, комп'ютерних баз даних, систем автоматизованого проектування тощо) передбачається можливість отримання необхідної консультації або допомоги з боку фахівця.

Навчальний матеріал навчальної дисципліни, передбачений робочим навчальним планом для засвоєння студентом у процесі самостійної роботи, виноситься на підсумковий контроль поряд з навчальним матеріалом, який опрацьовувався при проведенні навчальних занять.

Основні види самостійної роботи, які запропоновані студентам:

1. Вивчення лекційного матеріалу.
2. Робота з вивчення рекомендованої літератури.
3. Вивчення основних термінів та понять.
4. Підготовка до підсумкового контролю.
5. Контрольна перевірка у кожного студенту особистих знань за

питаннями для самостійного поглибленого вивчення та самоконтролю.

Самостійна робота студентів проводиться з метою:

відпрацювання та засвоєння навчального матеріалу, закріплення та поглиблення знань, умінь та навичок, що одержані на усіх видах навчальних занять;

виконання навчальних завдань, курсових, кваліфікаційних і дипломних робіт та проектів;

підготовки до майбутніх занять, заліків та екзаменів;

формування у студентів культури розумової праці, самостійності та ініціативи у пошуку та набутті знань.

Без систематичної, безперервної самостійної роботи студентів протягом всього періоду навчання неможливе засвоєння ними програмного матеріалу.

Самостійну роботу студентів забезпечують:

організаційна і контролююча діяльність керівництва університету, навчального відділу, керівництва факультетів, кураторів;

методичне керівництво професорсько-викладацького складу;

організованість, дисциплінованість і сумлінне ставлення до навчання кожного студента;

наявність підручників і навчальних посібників з навчальних дисциплін, їх якість;

використання для самостійної роботи студентів обладнаних читальних залів, лабораторій, класів, спеціальних аудиторій;

рівномірний розподіл навчального навантаження на тиждень, місяць, семестр.

Відрив студентів від самостійної підготовки на заходи, не передбачені планами, категорично забороняється.

Планування самостійної роботи здійснюється кожним студентом.

6.1. Питання для самостійного опрацювання

Змістовний модуль 1. Комп'ютерна схемотехніка

Тема 1. Форми зображення інформації

1. Роль вітчизняних вчених у розвитку комп'ютерної схемотехніки.
2. Загальні відомості про радіотехнічні сигнали.
3. Основні властивості ряду Фур'є.
4. Спектральне зображення періодичних сигналів рядами Фур'є.
5. Спектральне зображення неперіодичних сигналів рядами Фур'є.
6. Основні властивості перетворення Фур'є.
7. Основи методів аналізу електричних ланцюгів.
8. Параметри реальних імпульсних сигналів.

Література: основна [1; 7 – 9]; додаткова [15].

Тема 2. Логічні основи побудови елементів

1. Поняття про математичний опис цифрового автомату.
2. Двійкова система числення.
3. Структури цифрових автоматів з пам'яттю (автомати Мілі та автомати Мура).
4. Структури цифрових автоматів з жорсткою та гнучкою логікою.
5. Графічний спосіб завдання логічних функцій.
6. Поняття про імпліканти та імпліценти логічної функції.
7. Логічні функції двох змінних.
8. Аналіз перехідних процесів в цифрових пристроях.
9. Мінімальні диз'юнктивні та кон'юнктивні форми представлення логічних функцій.
10. Мінімізації не повністю визначеної логічної функції за допомогою діаграми Вейча.

Література: основна [1; 7 – 9]; додаткова [11; 15; 21].

Тема 3. Схемотехніка комбінаційних вузлів

1. Реалізація дешифраторів та шифраторів за допомогою інтегральних схем малого ступеня інтеграції в різних функціональних базисах.
2. Цифрові компаратори двійкових кодів.
3. Визначення характеристик дешифраторів та шифраторів, що побудовані за різними принципами обробки сигналів.
4. Мажоритарні пристрої.

5. Аналіз існуючих принципів побудови дешифраторів та шифраторів.
6. Реалізація мультиплексорів та демультимплексорів за допомогою інтегральних схем малого ступеня інтеграції в різних функціональних базисах.
7. Пристрої контролю на парність та на непарність.
8. Багатофункціональні пристрої.
9. Інтегральні мікросхеми з програмованою структурою.
10. Синтез логічних функцій за допомогою мультиплексорів.

Література: основна [1; 2; 7 – 9]; додаткова [12; 21].

Тема 4. Схемотехніка цифрових елементів

1. Синтез RS-тригера та RS-тригера з інверсними входами.
2. R-, S- та E-тригери, принципи побудови та функціонування.
3. Представлення станів переходів тригерів за допомогою графів.
4. Двоступеневі тригери.
5. Тригер Шмітта.
6. Тригери в інтегральному виконанні.
7. Універсальні тригери.
8. Синтез тригерів із заданим законом функціонування та оцінка його характеристик.

Література: основна [1; 7 – 9]; додаткова [11; 15].

Тема 5. Схемотехніка цифрових вузлів

1. Організація міжрозрядних зв'язків регістрів.
2. Виконання порозрядних логічних операцій на регістрах.
3. Нарощування розрядності регістрів.
4. Регістри в інтегральному виконанні.
5. Способи побудови міжрозрядних ланцюгів переносу в лічильниках (послідовний, паралельний, наскрізний та груповий).
6. Двійково-десятковий лічильник.
7. Організація ділення частоти імпульсів за допомогою лічильників.
8. Кільцевий лічильник.
9. Лічильник Джозефсона.
10. Лічильники в інтегральному виконанні.

Література: основна [1; 7 – 9]; додаткова [11; 15].

Тема 6. Інтегровані системи елементів

1. Розрахунок параметрів базового логічного елемента транзисторно-транзисторної логіки із складним інвертором.
2. Мікросхеми з відкритим колектором.

3. Логічні елементи транзисторно-транзисторної логіки з трьома вихідними станами.

4. Інвертор та двонаправлений ключ на польових транзисторах.

5. Інвертор комплементарної МДП логіки з трьома вихідними станами.

6. Правила використання мікросхем комплементарної МДП логіки.

Література: основна [1; 7 – 9]; додаткова [12; 21].

Тема 7. Схемотехніка аналогових вузлів

1. Диференціальний каскад операційного підсилювача.

2. Схема складання – віднімання на операційному підсилювачі.

3. Неінвертуючий суматор на операційному підсилювачі.

4. Антілогарифмічний (експоненціальний) підсилювач.

5. Принцип побудови фільтра сигналів за допомогою операційного підсилювача.

6. Похибки аналого-цифрового перетворення.

7. Теорема Котельникова.

8. Області використання аналого-цифрових та цифро-аналогових перетворювачів.

Література: основна [1; 7 – 9]; додаткова [13; 17].

Тема 8. Схемотехніка обслуговуючих елементів

1. Автоколивальний мультивібратор на транзисторах.

2. Розрахунок параметрів транзисторного автоколивального мулти-вібратора.

3. Автоколивальний мультивібратор на інверторах транзисторно-транзисторної логіки.

4. Автоколивальний мультивібратор на операційному підсилювачі з позитивним зворотним зв'язком.

5. Вплив параметрів елементів схеми автоколивального мулти-вібратора на характеристики імпульсів.

6. Вплив елементів схеми генераторів напруги, що лінійно змінюється на параметри вихідного сигналу.

7. Багатофункціональні елементи типових базисних логік.

8. Підвищення швидкодії роботи загальмованого мультивібратора.

9. Області використання генераторів напруги що лінійно змінюється.

Література: основна [1; 7 – 9]; додаткова [12; 15; 21].

Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів

1. Види завод системи електроживлення.
2. Випрямлячі змінного струму (однонапівперіодичні та двонапівперіодичні).
3. Згладжуючі фільтри.
4. Імпульсні стабілізатори напруги.
5. Компенсаційні стабілізатори напруги.
6. Помножувачі напруги.
7. Принцип функціонування арифметико-логічного пристрою.
8. Додаткові пристрої, що здатні прискорити роботу арифметико-логічного пристрою.
9. Таймери в інтегральному виконанні.
10. Перспективи розвитку комп'ютерної схемотехніки.
11. Молекулярна електроніка. Біоніка.

Література: основна [1; 7 – 9]; додаткова [12; 21; 25].

Змістовний модуль 2. Архітектура комп'ютерів

Тема 10. Цифрові комп'ютери

1. Структура мікропроцесорної системи.
2. Прямий доступ до пам'яті. Призначення і функції чіпсету в мікропроцесорній системі.
3. Принципи побудови схемного і мікропрограмного засобів управління.
4. Схеми реалізації датчика сигналу, який входить до складу засобу управління.
5. Особливості реалізації арифметико-логічного обладнання комп'ютера на прикладі проектування АЛУ для множення чисел з фіксованою комою, заданих у прямому коді.
6. Особливості реалізації арифметико-логічного обладнання комп'ютера на прикладі проектування АЛУ для множення чисел зі старших розрядів множника.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 11. Запам'ятовуючі пристрої

1. Ієрархічна побудова запам'ятовувальних пристроїв сучасних ЕОМ.
2. Побудова запам'ятовувальних пристроїв заданої організації на БІС ЗП різного типу.

3. Розподіл та організація віртуальної пам'яті на основі сторінкового розподілу.

4. Скорочення втрат часу при використанні сегментно-сторінкової організації пам'яті в персональній ЕОМ.

5. Захист пам'яті в мультипрограмних ЕОМ.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 12. Процесори

1. Архітектура 32-розрядного мікропроцесора.

2. Режими адресації 16-розрядного мікропроцесора Intel-8086.

3. Особливості реалізації команд переходів 16-розрядного мікропроцесора Intel-8086.

4. Машина вистава команд різних форматів.

5. Взаємодія основних вузлів і обладнань персонального комп'ютера при автоматичнім виконанні команди.

6. Конфлікти в конвеєрі й способи мінімізації їх впливу на продуктивність процесора.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи

1. Антимашина з потоковим забезпеченням.

2. Паралельні структури обчислювальних систем.

3. Трансп'ютерні технології й способи міжпроцесорного обміну даними.

4. Автоматичне розпаралелювання (implicit parallelism) для багатоядерних архітектур.

5. Модель відвантаження функцій (function offload model).

6. Модель прискорення обчислень (computational acceleration).

7. Потоківі моделі (streaming models).

8. Модель мультипроцесора з поділюваною пам'яттю (shared-memory multiprocessor model).

9. Модель асиметричних потоків (asymmetric thread runtime model).

10. Спеціалізовані бібліотеки.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 14. Універсальні мікропроцесори

1. Спеціалізовані процесори (Application-Specific Standard Processor).
2. Конфігуруємі процесори (Configurable Processor).
3. Динамічні реконфігуруємі процесори (Dynamically Reconfigurable Processor).
4. Процесори Tile-64/64Pro.
5. Технологія Multicore Hardwall.
6. Сімейство процесорів Tile-Gx.
7. Архітектура процесора CSX700.
8. Спеціалізоване середовище програмування – CUDA (Compute Unified Device Architecture).
9. Архітектура Larrabee.
10. Архітектура ATAC.
11. Мультиядерні процесори ARM-архітектури.
12. Мультиядерні процесори на базі MIPS-сумісних ядер.
13. Хронологія процесорів AMD.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 15. Схеми підтримки МП на системних платах

1. Системна архітектура POWER.
2. Особливості і характеристики ядра POWER5.
3. Фізичні розділи (Physical partitioning, PPAR).
4. Основні концепції технології віртуалізації (POWER).
5. Компоненти і функції POWER Hypervisor.
6. Архітектури VSCSI сервера й клієнта.
7. Технологія Virtual LAN.
8. Технологія Virtual Ethernet.
9. Технологія Shared Ethernet Adapter.
10. Технології IBM Capacity on Demand.
11. Програма Reserve Capacity on Demand.
12. Програма On/Off Capacity on Demand.
13. Програма Trial Capacity on Demand.
14. Механізми рішення з відновлення після катастрофи pSeries Capacity BackUp.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 16. Структури мікропроцесорних систем

1. Компоненти і функції архітектури HACMP.
2. Фізичні та логічні компоненти HACMP.
3. Компоненти топології кластера.
4. Компоненти високої надійності в AIX.
5. Основні функції HACMP. Типові конфігурації кластерів.
6. Дискова і мережева підсистеми архітектури HACMP.
7. Архітектура ОС AIX, файлова й інші підсистеми.
8. Програмне забезпечення ОС AIX.
9. Оптимізація й зменшення витрат на ІТ-ресурси підприємства за рахунок розв'язань на базі pSeries/AIX.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 17. RISC-процесори

1. Мікропроцесори с RISC-архітектурою.
2. Конвеєрний принцип обробки інформації.
3. Багатопроцесорні та багатомашинні обчислювальні системи.
4. Система, яка побудована за технологією NUMA.
5. Системи обчислень з масовим паралелізмом (MPP).
6. Трансп'ютери.
7. Процесори цифровій обробки сигналів.
8. Сигнальні мікропроцесори.
9. Універсальні мікропроцесори з EPIC-архітектурою.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

6.2. Тематика контрольних робіт для студентів заочної форми навчання

Контрольна робота є однією з форм контролю та обліку знань та умінь студентів. Розрізняють контрольні роботи, які виконуються за семестровим розкладом занять, на заліках та екзаменах. Особливе місце належить контрольним роботам, які виконані студентами заочного відділення. Контрольна робота, є, зазвичай, засобом контролю, в той же час виконує навчальні та виховні функції. Контрольні роботи проводяться, як правило, у письмовій формі.

Контрольні роботи, які виконуються *за семестровим розкладом занять*, проводяться з дисциплін згідно з навчальними планами та робочими навчальними програмами за рахунок часу, відведеного на вивчення дисципліни. Їх зміст може охоплювати найбільш важливі розділи (теми) навчальних дисциплін або увесь навчальний матеріал, який вивчений до її проведення. Студенти заочного відділення виконують контрольні роботи, як правило, в обсязі робочих навчальних програм дисциплін.

Зміст завдань визначається характером та обсягом навчального матеріалу, який виноситься на контрольну роботу, а також її цільовою настановою. Формулювання питань повинно вимагати від студентів не простого відтворення вивченого матеріалу на репродуктивному рівні, а спонукати до самостійності, прояву творчої активності, узагальнення, встановлення зв'язку теорії з практикою. Завдання, як правило, повинні містити теоретичні та практичні питання, мати фронтальний характер у декількох варіантах. Вони можуть видаватись індивідуально кожному студенту. Це дозволяє залучати до перевірки великий за обсягом навчальний матеріал і, що особливо важливо, урахувати різний рівень підготовки студентів. При такому варіюванні завдань контрольна робота дає найбільш повне та об'єктивне уявлення про знання та уміння студентів навчальної групи.

План проведення контрольної роботи, який містить її зміст, перелік дозволених до використання довідкових та інших матеріалів, опис методики проведення контрольної роботи, розглядається на засіданні предметно-методичної комісії та затверджується завідуючим кафедри.

Лектор потоку у вступній лекції з дисципліни поряд з іншими питаннями доводить до студентів необхідні відомості, які стосуються контрольної роботи, тим самим мобілізуючи їх на активну пізнавальну діяльність.

Перевірка результатів контрольної роботи та оголошення оцінок з неї студентам повинні здійснюватися у мінімальні строки. Чим більше відстрочений за часом аналіз результатів контрольної роботи, тим нижче її педагогічна ефективність, її значення для уточнення та поглиблення знань, для усунення виявлених недоліків.

Контрольні роботи можуть проводитись у формі виконання тестів з використанням електронної обчислювальної техніки.

Контрольна робота реферативного типу передбачає глибоке засвоєння студентами заочної форми навчання матеріалу навчальної дисципліни і включає п'ять практичних завдань, які потрібно пов'язати із практикою відпрацювання на мережі при її адмініструванні.

Усі завдання контрольної роботи повинні бути вирішені. Індивідуальні варіанти обираються студентами відповідно до номера в журналі.

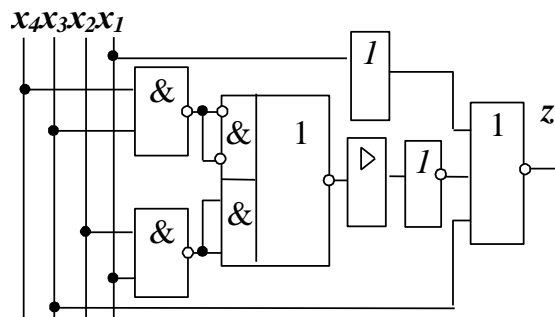
Приклади варіанта завдань до контрольних робіт
Змістовний модуль 1. Комп'ютерна схемотехніка

Завдання 1. Пояснити суть диференціювання вхідних сигналів за допомогою RC-ланцюгів.

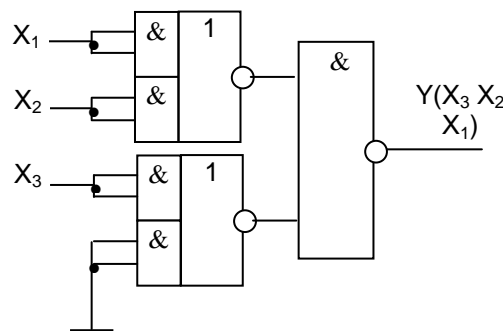
Завдання 2. Здійснити мінімізацію логічної функції, що задана таблицею відповідності:

X_4X_3	X_2X_1			
	00	01	11	10
00	1	~	0	0
01	~	1	0	0
11	0	0	1	~
10	~	~	1	0

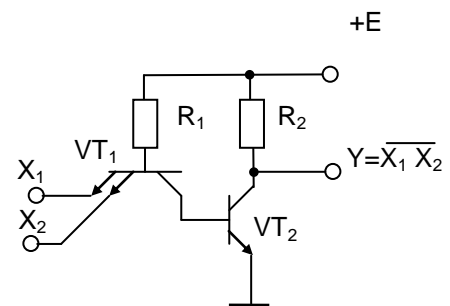
Завдання 3. Провести аналіз умов функціонування заданої комбінаційної цифрової схеми



Завдання 4. Реалізувати логічну функцію $Y(X_3, X_2, X_1)$ на двохвходовому мультиплексорі.



Завдання 5. Визначити максимальну потужність, що споживається логічним елементом транзисторно-транзисторної логіки з простим інвертором в статичному режимі, якщо $E=5$ В, $R_1=4$ кОм, $R_2=2$ кОм, $X_1=0,2$ В. ("лог.0"), $X_2=4,5$ В. ("лог.1").



Змістовний модуль 2. Архітектура комп'ютерів

Завдання 1. Як виглядає структурна схема ЕОМ, побудована на принципах шинної архітектури?

Завдання 2. У чому полягає прямий порядок байтів (little endian).

Завдання 3. За допомогою програми DEBUG (команда – а) написати програму, що виконує перераховані дії.

Виконати трасування програми з переглядом умісту регістрів (команда – t).

1. Очистити регістр АХ
2. Переслати число 89Н у регістр АL.
3. Додати число 5736Н до регістра АХ.
4. Переслати регістр АХ у регістр ВХ.
5. Додати регістр ВХ до регістра АХ.
6. Відняти регістр ВХ із регістра АХ.

Завдання 4. Яким чином можна задати обробку ланцюжків командою CMPS, якщо одна з них розташована в сегменті кодів, а друга – у сегменті даних.

Завдання 5. Написати програму, що перетворить рядки мнемокодів команд MOVSB, MOVSW, LODSB, LODSW, STOSB, STOSW, SCASB, SCASW, CMPSW (у довільному порядку) у відповідні двійкові коди машинних команд.

7. Контрольні запитання для самодіагностики

Змістовий модуль 1. Комп'ютерна схемотехніка

Тема 1. Форми зображення інформації

1. Дати визначення спектрального зображення сигналу.
2. Чим відрізняється спектри періодичних та неперіодичних сигналів? Обґрунтувати відповідь.
3. Пояснити суть диференціювання вхідних сигналів за допомогою РС-ланцюгів.

Література: основна [1; 7 – 9]; додаткова [15].

Тема 2. Логічні основи побудови елементів

1. Дати характеристику логічній функції та логічній змінній. Що означає термін "задати логічну функцію"?

2. Яке співвідношення пов'язує кількість двійкових змінних логічної функції і число різних наборів, що можна отримати за допомогою цих двійкових змінних?

3. Як залежить число різних логічних функцій від числа логічних змінних?

4. Дати характеристику основним способам задання логічних функцій.

5. Дати визначення та характеристику логічним функціям однієї змінної.

6. Дати визначення та характеристику основним логічним функціям двох змінних.

7. Назвати основні аксіоми алгебри логіки.

8. Представити логічну функцію $F(x_4x_3x_2x_1) = x_4\bar{x}_3 \vee x_2 \vee \overline{x_3 \vee x_1}$ в мовній, табличних, цифровій, а також досконалих диз'юнктивній та кон'юнктивній нормальній формах.

9. Довести за допомогою аксіом алгебри логіки справедливність

співвідношень:

$$\overline{x_3 \wedge x_2 \wedge x_1} \vee x_1 = x_1,$$
$$x_1(x_3 \wedge \overline{x_2} \wedge x_1) = x_1.$$

10. Дати визначення диз'юнктивної (кон'юнктивної) нормальної форми логічної функції.

11. Дати визначення досконалої диз'юнктивної (кон'юнктивної) нормальної форми логічної функції.

12. Отримати досконалу диз'юнктивну нормальну форму логічної функції $F(x_4x_3x_2x_1) = \overline{\overline{x_4x_1} \vee \overline{x_3} \vee \overline{x_2} \vee \overline{x_3x_2}}$.

13. Пояснити суть мінімізації логічної функції за допомогою карт Карно та діаграм Вейча?

14. Дати визначення карті Карно та пояснити принцип побудови карти Карно для функції трьох (чотирьох) змінних.

15. У чому полягає особливість мінімізації не повністю визначеної логічної функції?

16. Логічна функція чотирьох змінних задана номерами одиничних (0, 3, 5, 7) та нульових (1, 2, 4, 10, 12, 13, 15) наборів. За допомогою карт Карно визначити мінімальну диз'юнктивну та кон'юнктивну нормальну форму логічної функції.

Література: основна [1; 7 – 9]; додаткова [11; 15; 21].

Тема 3. Схемотехніка комбінаційних вузлів

1. Дати визначення та пояснити принцип роботи дешифратора.

2. Дати характеристику одноступеневому (прямокутному), багатоступеневому та пірамідальному дешифратору.

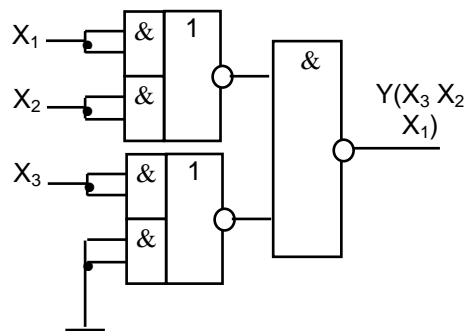
3. Яким чином кількість входів шифратора пов'язана з кількістю його виходів?

4. Дати визначення та пояснити принцип роботи мультиплектора та демультимплектора.

5. Пояснити принцип синтезу комбінаційних цифрових пристроїв на мультиплексорі.

6. Реалізувати логічну функцію $F(x_4x_3x_2x_1) = \overline{x_3x_2x_4} \vee \overline{x_2x_1}$ на мультиплексорі, який має три адресних входи.

7. Реалізувати логічну функцію $Y(X_3X_2X_1)$ на двохвхідному мультиплексорі.

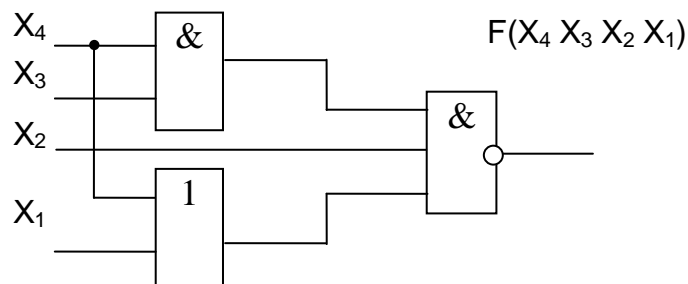


8. Дати визначення комбінаційному суматору та пояснити принцип його функціонування.

9. Навести логічну структуру напівсуматора та його таблицю істинності.

10. Пояснити порядок нарощування розрядності суматорів.

11. Розробити схему цифрового пристрою на логічних матрицях, що програмується.



12. Пояснити порядок побудови та функціонування цифрових кодоперетворювачів.

Література: основна [1; 7 – 9]; додаткова [12; 21].

Тема 4. Схемотехніка цифрових елементів

1. Дати визначення тригерної комірки та тригерної системи.

2. Навести класифікацію тригерів.

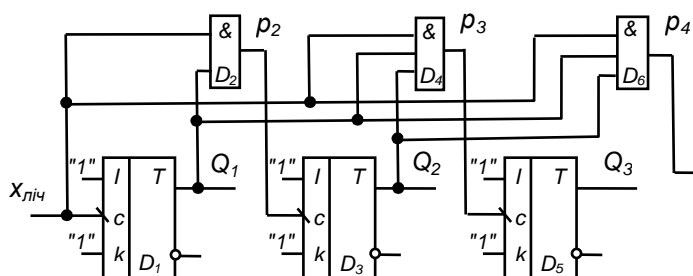
3. Розкрити суть способів управління тригерами (тригери з статичним та динамічним управлінням).

4. Пояснити порядок опису функціонування тригерів за допомогою таблиць.
5. Двоступеневий тригер – призначення та принцип функціонування.
6. Асинхронні та синхронні RS-тригери. Принцип побудови та функціонування.
7. JK-тригери. Принцип побудови та функціонування.
8. Одновходові тригери (D-тригер, T-тригер) – часові діаграми роботи, принципи побудови та функціонування.
9. Дати характеристику універсальним тригерам.
10. Синтез тригерів із заданими властивостями.
11. Розкрити суть запису закону функціонування тригерів за допомогою аналітичних виразів.

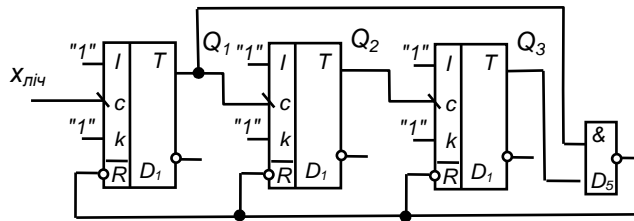
Література: основна [1; 7 – 9]; додаткова [11; 15].

Тема 5. Схемотехніка цифрових вузлів

1. За якими ознаками можна провести класифікацію регістрів?
2. Дати характеристику існуючим методам запису інформації в регістр у паралельному коді.
3. Пояснити принцип організації зсуву інформації в регістрі.
4. Дати характеристику та пояснити принцип роботи реверсивного регістру.
5. Дати загальну характеристику та навести класифікацію лічильників.
6. Розкрити особливості побудови ланцюгів міжрозрядних зв'язків у лічильниках.
7. Пояснити принцип побудови та функціонування лічильників що додають та лічильників, що віднімають. Навести часові діаграми їх роботи.
8. Особливості побудови лічильників із заданим коефіцієнтом рахування імпульсів.
9. Для заданого лічильника підрахувати найменший та найбільший час спрацювання, якщо елементи D1, D3, D5, мають такий час затримки сигналу розповсюдження $\tau_{затр.} = 40$ нс, а елементи D2, D4, D6 – $\tau_{затр.} = 20$ нс.



10. Дати характеристику двійково-десятьковому лічильнику.
11. Визначити коефіцієнт рахування лічильника. Зобразити часові діаграми. Збільшити коефіцієнт рахування лічильника на одиницю.



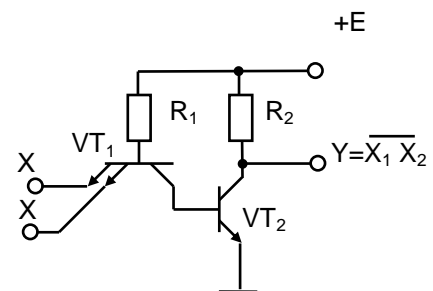
12. Організація між розрядних ланцюгів лічильника.

Література: основна [1; 7 – 9]; додаткова [11; 15].

Тема 6. Інтегровані системи елементів

1. Навести структуру транзисторного ключа та пояснити принцип його роботи.
2. За допомогою вихідних характеристик транзистора пояснити принцип переміщення робочої точки транзистора на прямій навантаження.
3. Пояснити принцип побудови логічних елементів І та ЧИ-НІ за допомогою біполярного транзистора.
4. Пояснити принцип побудови комбінаційних логічних елементів на польових транзисторах.
5. Розкрити фізичні процеси, що відбуваються під час роботи транзисторно-транзисторного елемента з простим інвертором.

6. Визначити максимальну потужність, що споживається логічним елементом транзисторно-транзисторної логіки з простим інвертором в статичному режимі, якщо $E=5\text{ В}$, $R_1=4\text{ кОм}$, $R_2=2\text{ кОм}$, $X_1=0,2\text{ В}$ ("лог. 0"), $X_2=4,5\text{ В}$ ("лог. 1").



7. Пояснити роботу елемента транзисторно-транзисторної логіки з відкритим колектором.
8. Дати порівняльну характеристику елементам транзисторно-транзисторної логіки з простим та складним інвертором.
9. Пояснити принцип побудови та функціонування базового логічного елемента емітерно-зв'язної логіки.
10. Пояснити принцип побудови та функціонування базового логічного елемента на польових транзисторах.
11. Дати порівняльну характеристику базовим логічним елементам різного типу логіки.

Література: основна [1; 2; 7 – 9]; додаткова [12; 21].

Тема 7. Схемотехніка аналогових вузлів

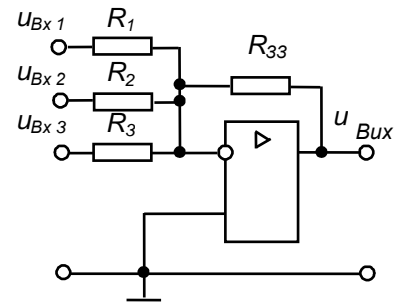
1. Навести структурну схему операційного підсилювача та дати характеристику її складовим частинам.

2. Пояснити назву операційного підсилювача. Завдяки яким своїм характеристикам підсилювач набув властивості операційного підсилювача?

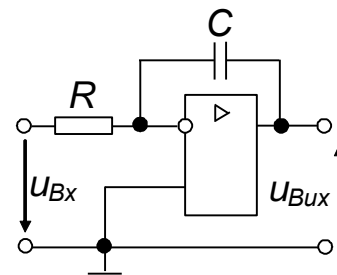
3. Чому коефіцієнт підсилення операційного підсилювача, що не інвертує, не може бути меншим за одиницю?

4. Чому коефіцієнт підсилення операційного підсилювача, що інвертує, може бути зменшений до нуля?

5. Визначити величину опору зворотного зв'язку R_{33} операційного підсилювача, що складає вхідні сигнали з таким інвертуванням результату, якщо $U_{Bx1} = 2\text{ В}$, $U_{Bx2} = 1,5\text{ В}$, $U_{Bx3} = -0,7\text{ В}$, $U_{Bux} = -7,9\text{ В}$, $R_1 = 6\text{ кОм}$, $R_2 = 3\text{ кОм}$, $R_3 = 4\text{ кОм}$.



6. Визначити вид вихідного сигналу U_{Bux} (побудувати графік зміни вихідної напруги залежно від часу) та його конкретне значення через 2 с. після подачі на вхід схеми постійної напруги $U_{Bx} = -1\text{ В}$, якщо $R = 25\text{ кОм}$, а $C = 40\text{ мкФ}$.



7. Покажіть, яким чином величина вхідних резисторів інвертуючого суматора впливає на його вихідний сигнал.

8. Пояснити принцип побудови компараторів аналогових сигналів на операційному підсилювачі.

9. Пояснити принцип аналого-цифрового перетворення сигналів.

10. Розкрити суть цифро-аналогового перетворювача сигналів на основі матриці резисторів $R - 2R$.

11. Дати порівняльну характеристику методам цифро-аналогового перетворення сигналів на основі матриці резисторів $R - 2R$ та за допомогою додавання струмів.

12. Розкрити принцип функціонування аналого-цифрового перетворювача сигналів порозрядного кодування.

Література: основна [1; 7 – 9]; додаткова [13; 21].

Тема 8. Схемотехніка обслуговуючих елементів

1. Дати характеристику автоколивальному мультивібратору. Пояснити принцип формування імпульсних сигналів.

2. Пояснити призначення та принцип роботи загальмованого мультивібратора.

3. Навести схему автоколивального мультівібратора на логічних елементах та пояснити її роботу.

4. Навести схему автоколивального мультівібратора на операційному підсилювачі та пояснити її роботу.

5. Пояснити призначення та принцип роботи генератора напруги, що лінійно змінюється.

6. Розкрити характер впливу елементів схеми мультівібратора на параметри вихідного сигналу.

7. Розкрити характер впливу елементів схеми генератора, що лінійно змінюється, на параметри вихідного сигналу.

8. Пояснити роботу схеми виділення одиночного імпульсу з послідовності імпульсів за допомогою логічних елементів.

9. Дати характеристику багатофункціональним елементам цифрових структур.

Література: основна [1; 7 – 9]; додаткова [12; 21; 26].

Тема 9. Джерела живлення. Схемотехніка комбінаторних вузлів

1. Навести структурну схему джерела вторинного електроживлення та пояснити призначення всіх елементів.

2. Дати пояснення принципу роботи спрямовувача напруги.

3. Пояснити різницю між одно- та двонапівперіодною схемою спрямовувача напруги однофазного ланцюга.

4. Пояснити призначення та принцип дії стабілізатора напруги.

5. Які властивості діодів використовуються в спрямовувачах та стабілізаторах напруги.

6. Провести порівняльну характеристику джерел безперебійного живлення типу "off-line", "on-line", "line-interactive".

7. Пояснити принцип використання арифметико-логічного пристрою.

8. Пояснити порядок дій для нарощування розрядності та прискорення роботи арифметико логічного пристрою.

9. Розкрити області застосування та принцип функціонування таймера.

10. Дати характеристику перспективним технологіям, що розробляються для використання в комп'ютерній схемотехніці.

Література: основна [1; 7 – 9]; додаткова [11; 12; 21; 26].

Змістовний модуль 2. Архітектура комп'ютерів

Тема 10. Цифрові комп'ютери

1. Дайте розгорнутий опис того, що розуміється під терміном "архітектура ЕОМ".
2. Як виглядає структурна схема ЕОМ, побудована на принципах фон Неймана?
3. Як у наймановській архітектурі реалізуються: принцип збереженої програми; принцип послідовного виконання операцій; принцип довільного доступу до гнізд оперативної пам'яті?
4. Як виглядає структурна схема ЕОМ, побудована на принципах шинної архітектури?
5. Як трансформуються принципи фон Неймана при переході до шинної архітектури ЕОМ?

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 11. Запам'ятовуючі пристрої

1. Для чого потрібна відеопам'ять?
2. Що таке шина даних? Шина адреси? Шина керування?
3. У чому полягає основний цикл роботи ЕОМ наймановській структури?
4. Які групи команд обробки інформації є стандартними, не залежними від конкретної ЕОМ?
5. За рахунок чого скорочуються втрати часу при використанні сегментно-сторінкової організації пам'яті в персональній ЕОМ?
6. Яким чином організується захист пам'яті в мультипрограмих ЕОМ?

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 12. Процесори

1. У чому полягає архітектура 32-розрядного мікропроцесора?
2. Назвіть режими адресації 16-розрядного мікропроцесора Intel-8086.
3. У чому полягають особливості реалізації команд переходів 16-розрядного мікропроцесора Intel-8086.
4. Взаємодія основних вузлів і обладнань персонального комп'ютера при автоматичним виконанні команди.
5. Назвіть основні конфлікти в конвеєрі й способи мінімізації їх впливу на продуктивність процесора.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 13. Суперкомп'ютери. Паралельні обчислювальні системи

1. У чому полягають принципи побудови антимащини з потоковим забезпеченням?
2. Назвіть суть паралельних структур обчислювальних систем.
3. Суть трансп'ютерних технологій й способи міжпроцесорного обміну даними.
4. За рахунок чого організується автоматичне розпаралелювання (implicit parallelism) для багатоядерних архітектур?
5. Назвіть основні вимоги щодо моделі відвантаження функцій (function offload model).
6. Назвіть основні вимоги щодо моделі прискорення обчислень (computational acceleration).
7. Назвіть основні вимоги щодо потокової моделі (streaming models).
8. Назвіть основні вимоги щодо моделі мультипроцесора з поділюваною пам'яттю (shared-memory multiprocessor model).
9. Назвіть основні вимоги щодо моделі асиметричних потоків (asymmetric thread runtime model).
10. У чому полягають основні принципи побудови спеціалізованих бібліотек?

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 14. Універсальні мікропроцесори

1. Суть побудови спеціалізованих процесорів (Application-Specific Standard Processor).
2. Суть побудови конфігуруємих процесорів (Configurable Processor).
3. Суть конфігурації динамічних реконфігуруємих процесорів (Dynamically Reconfigurable Processor).
4. Основні ознаки процесорів Tile-64/64Pro.
5. Основні ознаки технології Multicore Hardwall.
6. Основні ознаки сімейства процесорів Tile-Gx.
7. Назвіть основні ознаки архітектури процесора CSX700.
8. У чому полягає спеціалізоване середовище програмування CUDA (Compute Unified Device Architecture)?
9. Суть архітектури Larrabee.
10. Суть архітектури ATAC.
11. Суть архітектури мультіядерних процесорів ARM-архітектури.

12. Суть архітектури мультіядерних процесорів на базі MIPS-сумісних ядер.

13. Назвіть хронологію процесорів AMD.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 15. Схеми підтримки МП на системних платах

1. Суть системної архітектури POWER.

2. Назвіть особливості і характеристики ядра POWER5.

3. У чому полягає побудова фізичних розділів (Physical partitioning, PPAR)?

4. Назвіть основні концепції технології віртуалізації (POWER).

5. Суть компонентів і функцій POWER Hypervisor.

6. У чому полягає архітектура VSCSI сервера й клієнта?

7. Суть технології Virtual LAN.

8. Назвіть основні принципи побудови технології Virtual Ethernet.

9. У чому полягає технологія Shared Ethernet Adapter.

10. Назвіть основні ознаки технології IBM Capacity on Demand.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 16. Структури мікропроцесорних систем

1. Назвіть основні компоненти і функції архітектури HACMP.

2. Суть формування фізичних та логічних компонентів HACMP.

3. У чому полягає топологія кластера?

4. Назвіть компоненти високої надійності в AIX.

5. Назвіть основні функції HACMP. Типові конфігурації кластерів.

6. У чому полягає ознака відмінності між дисковою і мережевою підсистемою архітектури HACMP?

7. Суть архітектури ОС AIX, файлова й інші підсистеми.

8. Яке програмне забезпечення застосовується в ОС AIX?

9. У чому полягає оптимізація й зменшення витрат на ІТ-ресурси підприємства за рахунок розв'язань на базі pSeries/AIX.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

Тема 17. RISC-процесори

1. Назвіть основні ознаки мікропроцесорів з RISC-архітектурою.
2. У чому складається конвеєрний принцип обробки інформації.
3. Назвіть основні ознаки багатопроцесорних та багатомашинних обчислювальних систем.
4. Система, яка побудована за технологією NUMA.
5. Системи обчислень з масовим паралелізмом (MPP).
6. Що таке трансп'ютери.
7. Назвіть основні види процесорів цифровій обробки сигналів.
8. Назвіть основні види сигнальних мікропроцесорів.
9. Суть побудови універсальних мікропроцесорів з EPIC-архітектурою.

Література: основна [3; 6; 10]; додаткова [19]; ресурси мережі Інтернет [28].

8. Індивідуально-консультативна робота

Індивідуально-консультативні заняття (ІКЗ) – вид навчального заняття, при якому студент отримує від викладача відповіді на конкретні запитання або пояснення певних теоретичних положень чи аспектів їх практичного застосування.

Кожна кафедра складає розклад консультацій із зазначенням днів, часу, місця їх проведення та викладачів, які консультують. ІКЗ проводяться, як правило, індивідуально. Вони мають на меті роз'яснення питань, які виникають у тих, хто навчається, при самостійному вивченні навчального матеріалу та виконанні домашніх завдань, поглиблення та закріплення знань з окремих питань та тем дисциплін, надання методичної допомоги у виборі раціональних методів самостійної роботи. При необхідності можуть проводитись і групові ІКЗ.

Відвідування студентами ІКЗ добровільне. Проте кафедри можуть викликати на співбесіду тих студентів, які у процесі навчання не показують твердих знань і, на думку викладачів, не працюють над вивченням дисципліни. Консультуючи студентів, викладач одночасно знайомиться з тим, як вони вивчають рекомендовану літературу, дає поради та вказівки про методи роботи над навчальним матеріалом, які сприяють глибокому та міцному його засвоєнню.

ІКЗ не слід перетворювати у додаткові заняття. На них не рекомендується виконувати за тих, хто навчається, або спільно з ними домашні завдання. Зі спеціальних та технічних дисциплін не допускається розкриття рішень, які ті, хто навчається, повинні приймати самостійно. Консультації не повинні перетворюватися в форму "підтягування" студентів перед заліками та екзаменами. Вони також не є формою перевірки знань. Знання навчальної дисципліни, які показані студентами у ході ІКЗ, не повинні впливати на екзаменаційну або залікову оцінку.

Індивідуально-консультативна робота здійснюється за графіком індивідуально-консультативної роботи у формі: індивідуальних занять, консультацій, перевірки виконання індивідуальних завдань, перевірки та захисту завдань, що винесені на поточний контроль тощо.

Індивідуально-консультативна робота з теоретичної частини дисципліни проводиться у вигляді:

1) індивідуальних консультацій (запитання – відповідь стосовно проблемних питань теоретичного матеріалу дисципліни);

2) групових консультацій (розгляд типових прикладів, практики впровадження та використання нових методів та методик у виробничу практику).

Індивідуально-консультативна робота з практичної частини дисципліни проводиться у вигляді:

1) індивідуальних консультацій (розгляд практичних завдань, стосовно яких виникли запитання);

2) групових консультацій (розгляд практичних ситуацій, рольових ігор, які потребують колективного обговорення).

Індивідуально-консультативна робота для комплексної оцінки засвоєння програмного матеріалу проводиться у вигляді:

1) індивідуального захисту самостійних та індивідуальних завдань;

2) підготовки письмових доповідей для виступу на науковому семінарі,

3) підготовки письмових доповідей для виступу на науковій конференції.

9. Методики активізації процесу навчання

При викладанні навчальної дисципліни для активізації навчального процесу передбачено застосування сучасних навчальних технологій, таких, як: проблемні лекції, роботи в малих групах, розігрування ігрових

ситуацій, "мозковий штурм". Розподіл форм та методів активізації процесу навчання за темами навчальної дисципліни наведений в табл. 4.

Таблиця 4

Розподіл форм та методів активізації процесу навчання за темами навчальної дисципліни

Тема	Практичне застосування навчальних технологій
Тема 1. Форми зображення інформації	<i>Міні-лекція (семінар-дискусія) з питання "Існуючих форм представлення інформації"; презентація результатів роботи в малих групах</i>
Тема 3. Схемотехніка комбінаційних вузлів	<i>Проблемна лекція з питання "Синтез комбінаційних цифрових пристроїв за допомогою комбінаційних вузлів", лабораторне заняття (семінар-дискусія) з питання "Розширення можливостей комбінаційних вузлів для синтезу цифрових комбінаційних схем"</i>
Тема 4. Схемотехніка цифрових елементів	<i>Проблемна лекція з питання "Синтез елементів з пам'яттю із заданими умовами функціонування", презентація результатів роботи в малих групах</i>
Тема 6. Інтегровані системи елементів	<i>Проблемна лекція з питання "Шляхи удосконалення характеристик базового логічного елемента транзисторно-транзисторної логіки", кейс-метод "Оцінка властивостей базового логічного елемента транзисторно-транзисторної логіки"</i>
Тема 9. Джерела живлення	<i>Міні-лекція, лабораторне заняття (семінар-дискусія) з питань з питання "Виконання арифметичних та логічних операцій за допомогою інтегральних засобів комп'ютерної схемотехніки" презентація результатів роботи в малих групах</i>
Тема 13. Суперкомп'ютери. Паралельні ОС	<i>Робота в малих групах, презентація результатів роботи в малих групах</i>
Тема 17. RISC-процесори	<i>Лабораторне заняття (семінар-дискусія); презентація результатів роботи в малих групах</i>

Проблемні лекції спрямовані на розвиток логічного мислення студентів. Коло питань теми лекції обмежується двома – трьома ключовими моментами, увага студентів концентрується на матеріалі, що не знайшов широкого відображення в підручниках, використовується досвід закордонних навчальних закладів з роздаванням студентам під час лекцій друкованого матеріалу та виділенням головних висновків з питань, що розглядаються. При викладанні лекційного матеріалу студентам про-

понуються питання для самостійного розмірковування. При цьому лектор задає запитання, які спонукають студента шукати розв'язання проблемної ситуації. Така система примушує студентів сконцентруватися і почати активно мислити в пошуках правильної відповіді.

Наприклад, при викладенні теми "Схемотехніка цифрових елементів" пропонується більш детально зупинитися на методах що дозволяють формалізувати умови функціонування елементів з пам'яттю та будувати функціональні схеми будь-яких тригерів. Проблемне питання доцільно сформулювати таким чином: "Синтез елементів з пам'яттю із заданими умовами функціонування".

На початку проведення проблемної лекції необхідно чітко сформулювати проблему, яку необхідно вирішити студентам. При викладанні лекційного матеріалу слід уникати прямої відповіді на поставлені запитання, а висвітлювати лекційний матеріал таким чином, щоб отриману інформацію студент міг використовувати при розв'язанні проблеми.

Міні-лекції передбачають викладення навчального матеріалу за короткий проміжок часу й характеризуються значною ємністю, складністю логічних побудов, образів, доказів та узагальнень. Міні-лекції проводяться, як правило, як частина заняття-дослідження.

На початку проведення міні-лекції за вказаними темами лектор акцентує увагу студентів на необхідності представити викладений лекційний матеріал у так званому структурно-логічному вигляді. На розгляд виносяться питання, які зафіксовані у плані лекцій, але викладаються вони стисло. Лекційне заняття, проведене у такий спосіб, пробуджує у студента активність та увагу при сприйнятті матеріалу, а також спрямовує його на використання системного підходу при відтворенні інформації, яку він одержав від викладача.

Проблемні лекції та міні-лекції доцільно поєднувати з такою формою активізації навчального процесу, як робота в малих групах.

Робота в малих групах дає змогу структурувати лекційні або лабораторні заняття за формою і змістом, створює можливості для участі кожного студента в роботі за темою заняття, забезпечує формування особистісних якостей та досвіду соціального спілкування.

Після висвітлення проблеми (при використанні проблемних лекцій) або стислого викладання матеріалу (при використанні міні-лекцій) студентам пропонується об'єднуватися у групи з 5 – 6 осіб та презентувати наприкінці заняття своє бачення та сприйняття матеріалу.

Презентації – виступи перед аудиторією, що використовуються для представлення певних досягнень, результатів роботи групи, звіту

про виконання індивідуальних завдань. Однією з позитивних рис презентації та її переваг при використанні в навчальному процесі є обмін досвідом, який здобули студенти при роботі у певній малій групі.

Лабораторні заняття (з елементами семінарської дискусії) дозволяють формувати у студентів навички особистого експериментального дослідження фізичних процесів, що відбуваються під час роботи аналогових і цифрових елементів та вузлів комп'ютерної схемотехніки, проводити аналіз умов функціонування цих схем, а також розробляти нові схеми відповідно до вимог, що пред'являються до них, узагальнювати отримані результати, формулювати висновки та думки, вести подальший обмін думками та поглядами з іншими учасниками щодо отриманих результатів досліджень з цієї теми, а також розвивають творче мислення, допомагають формувати погляди і переконання, вчать об'єктивно оцінювати результати і пропозиції опонентів, критично підходити до власних результатів та поглядів.

Ділові та рольові ігри – форма активізації студентів, за якої вони задіяні в процесі інсценізації певної виробничої ситуації у ролі безпосередніх учасників подій.

Наприклад, при проведенні лабораторного заняття за темою "Синтез комбінаційних цифрових пристроїв на інтегральних схемах малого ступеня інтеграції в умовах обмежень" слід поділити аудиторію на групи, кожній з яких дати завдання розробити схему управління в умовах певних обмежень (за часом, за функціональним базисом елементів схеми, за спроможністю навантаження, за числом входів елементів та ін.).

Кейс-метод – метод аналізу конкретних ситуацій, який дає змогу наблизити процес навчання до реальної практичної діяльності спеціалістів і передбачає розгляд виробничих, управлінських та інших ситуацій, складних конфліктних випадків, проблемних ситуацій, інцидентів у процесі вивчення навчального матеріалу.

10. Система поточного та підсумкового контролю знань студентів

У процесі навчання студенти отримують необхідні знання під час лекційних занять, виконуючи лабораторні завдання.

Оцінювання знань, умінь та навичок студентів враховує види занять, які згідно з програмою навчальної дисципліни "Комп'ютерна схемотехніка та архітектура комп'ютерів" передбачають лекційні та лабораторні заняття, а також самостійну роботу та виконання індивідуальних завдань.

Перевірка та оцінювання знань студентів може проводитись кількома методами:

оцінювання знань студента під час лабораторних занять;
виконання завдань для самостійної роботи;
проведення модульного контролю.

Загальна модульна оцінка складається з поточної оцінки, яку студент отримує під час лабораторних занять та оцінки за виконання модульної контрольної роботи.

Загальна оцінка з дисципліни визначається як середнє арифметичне модульних оцінок.

Порядок поточного оцінювання знань студентів

Поточне оцінювання здійснюється під час проведення лабораторних занять і має за мету перевірку рівня підготовленості студента до виконання конкретної роботи. Об'єктами поточного контролю є:

- 1) активність та результативність роботи студента протягом семестру над вивченням програмного матеріалу дисципліни; відвідування занять;
- 2) виконання проміжного контролю;
- 3) виконання модульного контрольного завдання.

Контроль систематичного виконання самостійної роботи та активності на лабораторних заняттях

Оцінювання проводиться за 12-ти бальною шкалою за такими критеріями:

розуміння, ступінь засвоєння теорії та методології проблем, що розглядаються;

ступінь засвоєння фактичного матеріалу навчальної дисципліни;

ознайомлення з рекомендованою літературою, а також із сучасною літературою з питань, що розглядаються;

уміння поєднувати теорію з практикою при розгляді завдання обробки облікової інформації, розробленні постановки завдання, алгоритму та технології її вирішення, технологічного забезпечення при виконанні індивідуальних завдань, та завдань, винесених на розгляд в аудиторії;

логіка, структура, стиль викладу матеріалу в письмових роботах і при виступах в аудиторії, вміння обґрунтовувати свою позицію, здійснювати узагальнення інформації та робити висновки.

Оцінка "відмінно" (10 – 12 балів) ставиться за умови відповідності індивідуального завдання студента, або його усної відповіді усім п'ятьом

зазначеним критеріям. Відсутність тієї або іншої складової знижує оцінку на відповідну кількість балів.

При оцінюванні індивідуальних завдань увага також приділяється якості, самостійності та своєчасності здачі виконаних завдань викладачу (згідно з графіком навчального процесу).

Оцінювання знань студента під час виконання завдань для самостійної роботи проводиться за 12-бальною шкалою.

Письмова доповідь є додатковою частиною самостійної роботи студента над навчальною дисципліною "Комп'ютерна схемотехніка та архітектура комп'ютерів". Мета письмової доповіді – поглиблення теоретичних знань, набутих студентами в процесі вивчення дисципліни.

Написання письмової доповіді має сприяти глибшому засвоєнню студентами дисципліни "Комп'ютерна схемотехніка та архітектура комп'ютерів", спонукає ґрунтовно вивчати нормативно-законодавчу базу, статистичні матеріали, спеціальні наукові видання вітчизняних і закордонних авторів.

Першим етапом написання письмової доповіді є вибір теми. Студенти обирають тему доповіді за власним розсудом, але відповідно до тематики доповіді, визначеної кафедрою інформаційних систем. За погодженням з викладачем студент може підготувати доповідь на іншу тему, якої немає у цьому переліку.

Після вибору теми студент повинен розробити й вкласти в письмовій формі його план. План теми слід розробляти після ознайомлення з літературними джерелами, які висвітлюють ті чи інші питання і проблеми з теми дослідження.

План має включати лише ті питання, які безпосередньо стосуються теми і дають змогу повно і глибоко розкрити її.

Писати доповідь слід на білих аркушах стандартного формату А4, які треба зшити будь-яким способом.

Титульний аркуш доповіді повинен мати такий зміст: назва університету; назва кафедри; назва навчальної дисципліни; тема доповіді; прізвище, ініціали студента, навчальна дисципліна, номер академічної групи; дата подання доповіді викладачу на перевірку (день, місяць, рік), особистий підпис.

За титульним аркушем слідує детальний план доповіді, в якому треба виділити вступ, два – три підрозділи основного змісту, висновки та список використаної літератури, додатки.

Складні таблиці, які не вміщуються в тексті, а також інші допоміжні матеріали включаються в додатки до роботи. При цьому в тексті на них робляться відповідні посилання.

Усі аркуші слід пронумерувати – порядковий номер ставиться в правому верхньому куточку сторінки, при цьому нумерація починає ставитися на першому аркуші після вступу.

У кінці письмової доповіді дається повний список використаних джерел. Його необхідно скласти у певному порядку: спочатку наводяться законодавчі та нормативні акти, статистичні довідники, загальна та спеціальна література за алфавітом.

Письмова доповідь має бути виконана і подана на кафедру не пізніше зазначеної в навчальному плані дати.

Доповідь оцінюється за критеріями:

самостійності виконання;

логічності та деталізації плану;

повноти й глибини розкриття теми;

наявності ілюстрації (таблиці, рисунки, схеми тощо);

кількості використаних джерел (не менше десяти);

використання цифрової інформації та відображення практичного досвіду;

наявність конкретних пропозицій і прогнозів з обов'язковим посиланням на використані літературні джерела;

якості оформлення.

Підготовка якісної письмової доповіді може бути додатковою умовою отримання студентом позитивної підсумкової оцінки з цієї навчальної дисципліни.

Змістовий модульний контроль

Модульний контроль рівня знань передбачає виявлення опанування студентом матеріалу лекційного модуля та вміння застосовувати його для вирішення практичної ситуації і проводиться у вигляді тестування. При цьому тестове завдання може містити як запитання, що стосуються суто теоретичного матеріалу, так і запитання, спрямовані на вирішення невеличкого практичного завдання.

Тестове завдання містить запитання одиничного і множинного вибору різного рівня складності за допомогою програмного пакета TMAKER v.2.3.5.0.

При цьому кожне питання має одну або декілька правильних відповідей, студент повинен вибрати правильні відповіді та перейти до на-

ступного питання, під час тестування студент має можливість пропустити питання з поверненням до нього наприкінці тестування.

По закінченню тестування автоматично виводиться таблиця, в якій вказані відсотки правильних та неправильних відповідей студента, а також пропонується оцінка за п'ятибальною системою.

Для оцінювання рівня відповідей студентів на тестові завдання використовуються такі критерії оцінювання:

Кількість балів	Оцінка
91,64 – 100	12
83,31 – 91,63	11
74,98 – 83,3	10
66,65 – 74,97	9
58,32 – 66,64	8
49,99 – 58,31	7
41,66 – 49,98	6
33,33 – 41,65	5
25 – 33,32	4
16,67 – 24,99	3
8,34 – 16,66	2
0 – 8,33	1

Метою вирішення тестових завдань з навчальної дисципліни" є засвоєння студентами теоретичних знань з теорії побудови та функціонування основних пристроїв, вузлів, базових елементів та архітектури сучасної комп'ютерної техніки, що виконані на базі інтегральної технології, цифрові електронні пристрої, які використовуються в комп'ютерних та мікропроцесорних системах.

Відповідно до Галузевого стандарту освіти тестові завдання спрямовані на забезпечення виконання студентами виробничих функцій (технічних, виконавських, проектувальних, організаційних), завдань діяльності (професійних, соціально-виробничих і соціально-побутових) та класів завдань діяльності (стереотипних, діагностичних і евристичних), згідно з якими має здійснюватися підготовка фахівця певного рівня кваліфікації.

Загальна оцінка за модульним завданням складається як сума добутків оцінки за 12-бальною шкалою та питомої ваги кожної з оцінок.

Підсумкова оцінка з дисципліни розраховується як середня з двох оцінок поточного модульного контролю за роботу протягом семест-

рів. При цьому у кожному модулі студенту виставляється окремо оцінка за практичні вміння та теоретичні знання. Підсумкова оцінка з дисципліни розраховується як середня з двох оцінок теоретичних знань та практичних вмінь. При цьому загальна оцінка за теоретичні знання та практичні вміння розраховується як середня з двох оцінок, отриманих студентом у кожному модулі відповідно за теоретичні знання та практичні вміння.

Підсумкова оцінка з навчальної дисципліни ставиться згідно з методикою переведення показників успішності знань студентів Університету в системі оцінювання за шкалою ECTS, конвертується в підсумкову оцінку за шкалою ECTS, наведену у табл. 5.

Таблиця 5

Переведення показників успішності знань студентів у систему оцінювання за шкалою ECTS

Відсоток студентів, які зазвичай успішно досягають оцінки	Оцінка за шкалою ECTS		Оцінка за бальною шкалою, що використовується в ХНЕУ	Оцінка за національною шкалою
10	відмінне виконання	A	12 – 11	відмінно
25	вище середнього рівня	B	10	
30	взагалі робота правильна, але з певною кількістю помилок	C	9 – 7	добре
25	непогано, але із значною кількістю помилок	D	6	задовільно
10	виконання задовольняє мінімальні критерії	E	5 – 4	
–	потрібне повторне перескладання	FX	3	незадовільно
–	повторне вивчення дисципліни	F	2 – 1	

11. Рекомендована література

11.1. Основна

1. Бабич М. П. Компьютерная схемотехника : учебн. пособ. / М. П. Бабич. – К. : МК-Пресс, 2004. – 412 с.
2. Бройдо В. Л. Вычислительные системы, сети и телекоммуникации / В. Л. Бройдо. – СПб. : Питер, 2004. – 703 с.
3. Брэй Б. Микропроцессоры Intel: 8086\8088, 80186\80188, 80286, 80386, 80486, Pentium, Pentium Pro Processor, Pentium II, Pentium III, Pentium 4. Архитектура, программирование и интерфейсы / Брэй Б.; пер. с англ. 6-е изд. – СПб. : БХВ-Петербург, 2005. – 1328 с.
4. Воеводин В. В. Параллельные вычисления / В. В. Воеводин, Вл. В. Воеводин. – СПб. : БХВ-Петербург, 2002. – 608 с.
5. Максимов Н. В. Архитектура ЭВМ и вычислительных систем / Н. В. Максимов, Т. Л. Партыка, И. И. Попов. – М. : ФОРУМ ; ИНФРА-М, 2007. – 512 с.
6. Мікропроцесорна техніка : підручник / Ю. І. Якименко, Т. О. Терещенко та інш., за ред. Т. О. Терещенко. – К. : Вида. "Політехнік", 2003. – 440 с.
7. Опадчий Ю. Д. Аналоговая и цифровая электроника / Ю. Д. Опадчий. К. : МК – перс, – 2002. – 768 с.
8. Приходько В. М. Комп'ютерна схемотехніка / В. М. Приходько, В. Ф. Третьак, С. В. Осієвський. – Х. : Вид. ХНЕУ, 2008. – 208 с.
9. Приходько В. М. Комп'ютерна схемотехніка / В. М. Приходько, С. П. Євсєєв, К. В. Садовий. – Х. : Вид. ХНЕУ, 2011. – 299 с.
10. Хорошекий В. Г. Архитектура вычислительных систем : учебн. пособ. / Хорошекий В. Г. – 2-е изд. – М. : Изд. МГТУ им. Н. Э. Баумана, 2008. – 520 с.

11.2. Додаткова

11. Авдеев Н. А. Основы микроэлектроники / Н. А. Авдеев, Ю. Е. Наумов, В. Т. Фролкин. – М. : Радио и связь, 1991. – 287 с.

12. Бабич М. П. Компьютерная схемотехника. Методы построения и проектирования / М. П. Бабич. – МК-Пресс, 2004. – 575 с.
13. Ерофеев Ю. Н. Импульсные устройства : учебн. пособ. для ВУЗ-ов по специальности "Радиотехника" / Ю. Н. Ерофеев. – М. : Высшая школа, 1989. – 527 с.
14. Жмакин А. П. Архитектура ЭВМ / А. П. Жмакин. – СПб. : БХВ-Петербург, 2006. – 320 с.
15. Зельдин Е. А. Импульсные устройства на микросхемах / Е. А. Зельдин – М. : Радио и связь, 1991. – 160 с.
16. Игумнов Д. В. Основы микроэлектроники / Д. В. Игумнов, Г. В. Королев, И. С. Громов. – М. : Высшая школа, 1991. – 256 с.
17. Ирвин Кип. Язык ассемблера для процессоров / Ирвин Кип.; Intel. пер. с англ. – 4-е изд.:– М. : Издательский дом "Вильямс", 2005. – 912 с.
18. Кучумов А. Электроника и микросхемотехника / А. Кучумов. – М. : Гелиос АРВ, 2002. – 302 с.
19. Несвижский В. Программирование аппаратных средств в Windows / В. Несвижский. – СПб. : БХВ-Петербург, 2004. – 880 с.
20. Скаржепа В. А. Электроника и микросхемотехника. Электронные устройства информационной автоматики / В. А. Скаржепа, А. И. Луценко. под общ. ред. А. А. Краснопрошиной. – К. : Вища школа, 1989. – Ч. 1. – 431 с.
21. Соловей І. О. Інженерна графіка: схеми електричні / О. І. Соловей, О. С. Хмеленко. – К.: Кондор, 2005. – 187 с.
22. Таненбаум Э. Архитектура компьютера / Э. Таненбаум. – 5-е изд. – СПб. : Питер, 2007. – 698 с.
23. Угрюмов Е. П. Цифровая схемотехника / Е. П. Угрюмов – СПб. : БХВ-Петербург, 2001. – 528 с.
24. Федорков Б. Г. Микросхемы ЦАП и АЦП: функционирование, параметры, применение / Б. Г. Федорков, В. А. Телец. – М. : Энергоатомиздат, 1990. – 320 с.
25. Хоровиц П. Искусство схемотехники: в 3-х томах / П. Хоровиц, У. Хилл. – М. : Мир, 1993. – 371 с.
26. Цифровые и аналоговые интегральные микросхемы : Справочник / С. В. Якубовский. – М. : Радио и связь, 1990. – 496 с.

27. Intel 64 and IA-32 Architectures Software Developer's Manual vol. 1, <http://www.intel.com/>, 2006. – 466 p.

11.3. Ресурси мережі Інтернет

28. Архів комп'ютерної документації [Електронний ресурс]. – Режим доступу : infocity.kiev.ua/.

29. Архітектура комп'ютерів [Електронний ресурс]. – Режим доступу : <http://vssit.ucoz.ru/index/0-4>.

30. Каталог образовательных ресурсов (Федерация Интернет образования) [Електронний ресурс]. – Режим доступа: www.catalog.alle-du.ru/predmet/.

31. IT-новости [Електронний ресурс]. – Режим доступа : <http://itnews.com.ua/62966.html>.

Зміст

Вступ.....	3
1. Кваліфікаційні вимоги до студентів у галузі інформаційних управляючих систем і технологій	5
2. Тематичний план навчальної дисципліни	7
3. Зміст навчальної дисципліни за модулями та темами	8
4. Плани лекцій	17
5. Плани лабораторних занять	21
6. Самостійна робота студентів	24
7. Контрольні запитання для самодіагностики.....	35
8. Індивідуально-консультативна робота	45
9. Методики активізації процесу навчання	46
10. Система поточного та підсумкового контролю знань студентів	49
11. Рекомендована література	55
11.1. Основна.....	55
11.2 Додаткова.....	55
11.3. Ресурси мережі Інтернет	57

